

木更津工業高等専門学校		開講年度	平成30年度 (2018年度)		授業科目	電子計算機 II		
科目基礎情報								
科目番号	0057			科目区分	専門 / 必修			
授業形態	授業			単位の種別と単位数	学修単位: 2			
開設学科	情報工学科			対象学年	4			
開設期	前期			週時間数	2			
教科書/教材								
担当教員	栗本 育三郎							
到達目標								
・ 基本的なコンピュータの構造を説明できる。 ・ ALUを設計できる。 ・ シフターを設計できる。計算機構を説明できる。 ・ 命令フェッチ、デコード、実行プロセスが説明できる。								
ルーブリック								
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安		
評価項目1	基本的なコンピュータの構造を人に説明できる。			基本的なコンピュータの構造をある程度説明できる。		基本的なコンピュータの構造をある程度説明できない。		
評価項目2	ALUを設計できる。			ALUをある程度設計できる。		ALUをある程度設計できない。		
評価項目3	シフターを設計できる。計算機構を人に説明できる。			シフターをある程度設計できる。計算機構をある程度説明できる。		シフターをある程度設計できない。計算機構をある程度説明できない。		
学科の到達目標項目との関係								
教育方法等								
概要	計算の原理からはじめて、電子計算機の基本構造、ALU、ゲート、レジスタ、シフターの設計製作手法を理解させる。							
授業の進め方・方法	電子計算機の本質を、設計製作評価を通じて、理解できるようにする。							
注意点	計算機の本質を理解するように務めること。NAND回路などの基本論理回路を理解すること。論理式を利用できるようにすること。システム思考法を身につけること。							
授業計画								
前期	1stQ	週	授業内容			週ごとの到達目標		
		1週	・ コンピュータの内部構造の設計			・ コンピュータの内部構造を3バス形式で設計する。		
		2週				・ コンピュータの内部構造を3バス形式で設計する。		
		3週				・ コンピュータの内部構造を3バス形式で設計する。		
		4週	・ ゲート・レジスタユニットの設計			ゲートレジスタユニットの設計		
		5週				ゲートレジスタユニットの設計		
		6週	ゲート・レジスタユニットの製作			ゲートレジスタユニットの製作		
		7週				ゲートレジスタユニットの製作		
	8週	前期中間試験						
	2ndQ	9週				ゲートレジスタユニットの製作		
		10週				ゲートレジスタユニットの製作		
		11週				ゲートレジスタユニットの製作		
		12週				ゲートレジスタユニットの製作		
		13週				ゲートレジスタユニットの製作		
		14週				ゲートレジスタユニットの製作		
		15週	ALUの設計			・ ALUの設計手法について、真理値表より、論理式を導出して、NANDのみで設計する。 ・ クラス全員で8ビットALUの設計を行う。		
16週		A L U の設計			・ ALUの設計手法について、真理値表より、論理式を導出して、NANDのみで設計する。 ・ クラス全員で8ビットALUの設計を行う。			
評価割合								
	試験	発表	相互評価	態度	ポートフォリオ	その他	合計	
総合評価割合	60	20	0	0	20	0	100	
基礎的能力	20	10	0	0	10	0	40	
専門的能力	40	10	0	0	10	0	60	