

徳山工業高等専門学校		開講年度	平成30年度 (2018年度)	授業科目	コンピュータアーキテクチャ
科目基礎情報					
科目番号	0107		科目区分	専門 / 必修	
授業形態	講義		単位の種別と単位数	学修単位: 2	
開設学科	情報電子工学科		対象学年	4	
開設期	通年		週時間数	1	
教科書/教材	電子計算機工学				
担当教員	柳澤 秀明				
到達目標					
コンピュータアーキテクチャについて、コンピュータシステムを構成するハードウェア構造と動作の理解を中心に、論理回路を用いた具体的な設計方法を学ぶ。また、ハードウェアとソフトウェアのインタフェースを考慮したコンピュータシステムの設計技術、高速化技法について習得する。					
ループリック					
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安		
	マイクロプログラムでの命令実行方法を詳細に説明することができる。	マイクロプログラムでの命令実行方法を簡単に説明することができる。	マイクロプログラムでの命令実行方法を説明できない。		
	ワイヤードロジックでの命令実行方法を詳細に説明することができる。	ワイヤードロジックでの命令実行方法を簡単に説明することができる。	ワイヤードロジックでの命令実行方法を説明できない。		
	コンピュータシステムの性能を改善する方法について詳細に説明することができる。	コンピュータシステムの性能を改善する方法について簡単に説明することができる。	コンピュータシステムの性能を改善する方法について説明できない。		
	算術論理演算回路の動作について詳細に説明することができる。	算術論理演算回路の動作について簡単に説明することができる。	算術論理演算回路の動作について説明できない。		
学科の到達目標項目との関係					
到達目標 A 1 JABEE d-1					
教育方法等					
概要	コンピュータアーキテクチャについて、コンピュータシステムを構成するハードウェア構造と動作の理解を中心に、論理回路を用いた具体的な設計方法を学ぶ。また、ハードウェアとソフトウェアのインタフェースを考慮したコンピュータシステムの設計技術、高速化技法について習得する。				
授業の進め方・方法	座学の講義を主体とする。授業内容を確実に身につけるために予習復習が必須である。授業の進行状況に応じて内容を変更することがある。				
注意点	基礎コンピュータ工学 (1年)、コンピュータ工学 (2年)、コンピュータシステム概論 (3年)、デジタル回路 (3年) 学年末評価 (最大100点) = 前期中間20% + 前期末20% + 後期中間30% + 後期末30% + 課題点 (10点)				
授業計画					
		週	授業内容	週ごとの到達目標	
前期	1stQ	1週	ガイダンス		
		2週	CPUの構造	コンピュータシステムの中核である中央処理装置 (CPU) の構造を理解する。	
		3週	CPUの動作	コンピュータシステムの中核である中央処理装置 (CPU) の動作を理解する。	
		4週	アドレッシングモード	オペランドアドレスを指定する各種アドレッシング方式について学ぶ。	
		5週	スタック型モデルコンピュータ1	スタック型モデルコンピュータの命令セットについて学ぶ。	
		6週	スタック型モデルコンピュータ2	スタック型モデルコンピュータの構成について学ぶ。	
		7週	スタック型モデルコンピュータ3	機械語命令の実行をマイクロプログラムによって実現する方法を学ぶ。	
		8週	中間試験	CPUの構造、動作およびマイクロプログラム制御方式について理解できているかを確認する出題である。	
	2ndQ	9週	CISC型モデルコンピュータ1	CISC型モデルコンピュータの仕様と命令セットについて学ぶ。	
		10週	CISC型モデルコンピュータ2	CISC型モデルコンピュータの構成について学ぶ。	
		11週	CISC型モデルコンピュータ3	実行ステージに基づいて状態遷移図を作成する。	
		12週	CISC型モデルコンピュータ4	演算命令のための制御方法について学ぶ。	
		13週	CISC型モデルコンピュータ5	分岐命令やメモリアクセスのための制御方法について学ぶ。	
		14週	復習	CISC型モデルコンピュータについての復習を行う。	
		15週	期末試験		
		16週	答案返却など	試験の解答と解説を行う。	
後期	3rdQ	1週	パイプライン制御1	命令実行の高速化を図る命令パイプライン制御について理解する。	
		2週	パイプライン制御2	命令パイプライン制御の問題点と対策及び解決策を学ぶ。	
		3週	階層記憶	記憶システムの基礎概念となる記憶の階層化を示し、現在のコンピュータの階層記憶の主な実現形態であるキャッシュメモリについて学ぶ。	
		4週	キャッシュメモリ	キャッシュメモリの構成方式、動作原理について学ぶ。	

4thQ	5週	仮想記憶 1	仮想記憶システムの構成方式と特徴について学び、ページング方式の動作について理解する。
	6週	入出力装置	入出力の概念および基本方式について学び代表的な入出力装置の動作について理解する。
	7週	復習	パイプライン制御、キャッシュメモリ、仮想記憶についての復習を行う。
	8週	中間試験	
	9週	データ表現と論理回路	コンピュータ内部の数値表現法として固定小数点と浮動小数点を取り上げ、その表現法を理解する。また、論理関数と論理式について理解する。
	10週	論理回路	論理回路についての復習を行うと共に。
	11週	演算回路	加減算回路について学ぶ。
	12週	乗算回路	乗算アルゴリズムに基づいて乗算回路を実現する。
	13週	除算回路	除算アルゴリズムに基づいて除算回路を実現する。
	14週	復習	データの表現法、演算回路、論理関数についての復習を行う。
	15週	期末試験	データ表現、論理回路、演算回路について理解できているかを確認する出題である。
	16週	答案返却など	試験の解答と解説を行う。

### モデルコアカリキュラムの学習内容と到達目標

分類	分野	学習内容	学習内容の到達目標	到達レベル	授業週	
専門的能力	分野別の専門工学	情報系分野	計算機工学	整数・小数をコンピュータのメモリ上でデジタル表現する方法を説明できる。	4	後9
				基数が異なる数の間で相互に変換できる。	4	後9
				基本的な論理演算を行うことができる。	4	後9
				基本的な論理演算を組合わせて、論理関数を論理式として表現できる。	4	後9
				論理式の簡単化の概念を説明できる。	4	後9
				論理ゲートを用いて論理式を組合せ論理回路として表現することができる。	4	後10
				与えられた組合せ論理回路の機能を説明することができる。	4	後10
				組合せ論理回路を設計することができる。	4	後10
				コンピュータを構成する基本的な要素の役割とこれらの間でのデータの流れを説明できる。	4	前2,前3
				プロセッサを実現するために考案された主要な技術を説明できる。	4	前2,前3
				メモリシステムを実現するために考案された主要な技術を説明できる。	4	後3,後4
				入出力を実現するために考案された主要な技術を説明できる。	4	後6
				コンピュータアーキテクチャにおけるトレードオフについて説明できる。	4	前2,前3

### 評価割合

	試験	課題	合計
総合評価割合	100	10	110
基礎的能力	30	10	40
専門的能力	70	0	70