

香川高等専門学校		開講年度	令和03年度 (2021年度)	授業科目	デジタル回路Ⅱ
科目基礎情報					
科目番号	3117		科目区分	専門 / 必修	
授業形態	授業		単位の種別と単位数	履修単位: 2	
開設学科	電子システム工学科 (2019年度以降入学者)		対象学年	3	
開設期	通年		週時間数	2	
教科書/教材	教科書: 木村誠聡著「ハードウェア記述言語によるデジタル回路設計の基礎」理数工学社, 参考書: 浜辺隆二著「論理回路入門」森北出版				
担当教員	月本 功, 吉岡 源太				
到達目標					
1.論理ゲートを構成する回路動作を理解している。 2.VHDLによる回路記述の基本を知っている。また、記述することができる。 3.VHDLで簡単な組合せ回路を設計できる。 4.VHDLで簡単な順序回路を設計できる。					
ルーブリック					
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安		
論理ゲートを構成する回路動作を理解している。	論理ゲートを構成する回路動作を説明できる。	論理ゲートを構成する回路動作を知っている。	論理ゲートを構成する回路動作を理解していない。		
VHDLによる回路記述の基本を知っている。また、記述することができる。	VHDLによる回路記述の基本を知っており、記述することができる。	VHDLによる回路記述の基本を知っている。	VHDLによる回路記述の基本を知らない。		
VHDLで簡単な組合せ回路を設計できる。	VHDLで簡単な組合せ回路を設計できる。	VHDLで簡単な組合せ回路を記述できる。	VHDLで簡単な組合せ回路を記述できない。		
VHDLで簡単な順序回路を設計できる。	VHDLで簡単な順序回路を設計できる。	VHDLで簡単な順序回路を記述できる。	VHDLで簡単な順序回路を記述できない。		
学科の到達目標項目との関係					
教育方法等					
概要	単純な論理回路の動作を理解し、論理回路の設計に必要な基礎力を養う。また、ハードウェア記述言語であるVHDLを学習することで、LSIの設計手法についての理解を深める。				
授業の進め方・方法	前期前半は、デジタル回路を構成する電気・電子回路の基礎を学習する。前期後半以降は、代表的なハードウェア記述言語のVHDLによるLSI設計の基礎を学ぶとともに、VHDLによる回路設計演習を行い、習熟度を増すようトレーニングする。また、適宜小テストを行う。				
注意点	オフィスアワー: 毎火曜日放課後~17:00				
授業の属性・履修上の区分					
<input type="checkbox"/> アクティブラーニング	<input type="checkbox"/> ICT 利用	<input type="checkbox"/> 遠隔授業対応	<input type="checkbox"/> 実務経験のある教員による授業		
授業計画					
	週	授業内容	週ごとの到達目標		
前期	1stQ	1週	デジタル回路の現状	デジタル回路の現状を知っている。	
		2週	論理ゲート内部回路	論理ゲート内部回路による分類と特徴を知っている。	
		3週	デジタル回路の使用方法	デジタルICの使用法を習得する。	
		4週	CMOS回路構成と動作	論理ゲートを構成する回路動作を理解する。 E2:1	
		5週	プログラマブルLSIとHDL	HDLを使用する理由を知っている。	
		6週	開発ツールの操作方法	開発ツールの操作方法を知っている。	
		7週	開発ツールの操作方法	開発ツールを使用することができる。	
		8週	前期中間試験		
	2ndQ	9週	VHDL記述の基本構成	基本構造を理解できる。 E2:1	
		10週	VHDL記述の基本構成	データの型と値、記述上の制約を理解できる。 E2:1	
		11週	VHDL記述の基本構成	階層設計を理解できる。 E2:1	
		12週	VHDLの同時処理文	同時処理を理解し、記述できる。 E2:2	
		13週	VHDLの順次処理文	同時処理文と順次処理文の違いを理解できる。	
		14週	VHDLの順次処理文	組合せ回路の記述方法を知っている。 E2:1	
		15週	VHDLの順次処理文	順序回路の記述方法を知っている。 E2:1	
		16週	前期期末試験		
後期	3rdQ	1週	試験返却と解説, テストベンチ	テストベンチを理解できる。	
		2週	テストベンチ	テストベンチを記述できる。	
		3週	VHDLによるSR-FF記述	SR-FFを記述できる。 D2:2, E2:1.2	
		4週	VHDによるカウンタ記述	カウンタを記述できる。 D2:2, E2:1.2	
		5週	VHDによるカウンタ記述	カウンタの動作検証ができる。	
		6週	VHDLによる7セグメントデコーダ記述	7セグメントデコーダを記述できる。 D2:2, E2:1.2	
		7週	VHDLによる7セグメントデコーダ記述	7セグメントデコーダの動作検証ができる。	
		8週	後期中間試験		
	4thQ	9週	VHDによるシフトレジスタ記述	シフトレジスタを記述できる。 D2:2, E2:1.2	
		10週	VHDによるシフトレジスタ記述	シフトレジスタの動作検証ができる。	
		11週	VHDLによるマルチプレクサ記述	マルチプレクサを記述できる。 D2:2, E2:1.2	
		12週	VHDLによるマルチプレクサ記述	マルチプレクサの動作検証ができる。	

	13週	VHDLによるマルチプレクサ記述	マルチプレクサの動作検証ができる。
	14週	復習と演習	VHDL記述することができる。
	15週	復習と演習	VHDL記述することができる。
	16週	後期期末試験	

モデルコアカリキュラムの学習内容と到達目標

分類	分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	工学分野別の学習・実験・実習能力	電気・電子系分野【実験・実習能力】	デジタルICの使用方法を習得する。	3	前3

評価割合

	定期試験	小テスト	演習	相互評価	合計
総合評価割合	80	5	15	0	100
専門的能力	80	5	15	0	100