米子工業高等専門学校		開講年度	令和03年度 (2021年度)	授業科目	計算機システム工学
科目基礎情報					
科目番号	0038		科目区分	専門 / 選択	
授業形態	講義		単位の種別と単位数	学修単位: 2	
開設学科	専攻科 生産システム工学専攻		対象学年	専2	
開設期	前期		週時間数	2	
教科書/教材	坂井修一著: 「コンピュータ・アーキテクチャ」 (コロナ社)				
担当教員	徳光 政弘				
到達目標					
1. 基礎的な論理回路や計算のサイクル, データの流れと制御の流れ 2. 命令セットアーキテクチャ, コンピュータの概念と内部アーキテクチャの変遷 3. パイプライン処理の阻害要因とハザードの解決法, キャッシュと仮想記憶, 命令レベル並列処理とアウトオブオーダー処理					
ルーブリック					
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安		
評価項目1	基礎的な論理回路や計算のサイクル, データの流れと制御の流れについて理解する	基礎的な論理回路や計算のサイクル, データの流れと制御の流れについておおそ理解する	基礎的な論理回路や計算のサイクル, データの流れと制御の流れについて理解していない		
評価項目2	命令セットアーキテクチャ, コンピュータの概念と内部アーキテクチャの変遷について理解する	命令セットアーキテクチャ, コンピュータの概念と内部アーキテクチャの変遷についておおそ理解する	命令セットアーキテクチャ, コンピュータの概念と内部アーキテクチャの変遷について理解していない		
評価項目3	パイプライン処理の阻害要因とハザードの解決法, キャッシュと仮想記憶, 命令レベル並列処理とアウトオブオーダー処理について理解する	パイプライン処理の阻害要因とハザードの解決法, キャッシュと仮想記憶, 命令レベル並列処理とアウトオブオーダー処理についておおそ理解する	パイプライン処理の阻害要因とハザードの解決法, キャッシュと仮想記憶, 命令レベル並列処理とアウトオブオーダー処理について理解していない		
学科の到達目標項目との関係					
学習・教育到達度目標 A-4 JABEE d1					
教育方法等					
概要	<p>電卓用汎用チップとしてスタートしたμプロセッサは、ユビキタス・コンピューティング社会と言われる現在、携帯電話、家電製品、そして自動車など、ほとんど全ての工業製品に組み込まれている。更に、近い将来、ユビキタス・ネットワークの時代を迎えれば、通信ネットワークをコアの一部とする根本的な見直しなどが技術基盤であるμプロセッサ内部アーキテクチャに求められ、当然それに伴う新しいOSの出現なども予想されることから、計算機システムに関する基本アーキテクチャの理解が、研究者・技術者にとって極めて重要と言える。本講義前半においては、計算機の仕組みに関する基礎知識を学び、その理解を深めることを目的としている。</p> <p>更に、後半では、コンピュータ・アーキテクチャの変遷について簡単に触れ、次代のネットワーク対応型アーキテクチャでも基幹技術となる高速化のための様々なテクノロジーについて解説する。</p> <p>この科目は、企業でマイコンソフトウェア開発環境および基本ソフトウェア (OS, UNIX) の開発を担当していた教員が、その経験を活かし、計算機システムのハードウェア、ソフトウェア、プログラミング、信号処理等について講義形式で授業を行うものである。</p>				
授業の進め方・方法	<p>(1) 座学を中心に、必要に応じて小テスト・演習および課題 (レポート) を実施する。講義中に課す課題は、講義で学んだ内容に関して理解を確認し、演習する機会であるため、必ず問題を解き、提出すること。</p> <p>(2) 本科目は学修単位であるので、次のような自学自習を45時間以上行うこと。</p> <p>(a) 講義受講の準備のために予習や、理解の確認のために復習する。</p> <p>(b) 課題 (レポート) の作成を行う。</p> <p>(c) 演習問題の解答作成を行う。</p> <p>(d) 定期試験の準備をする。</p> <p>(3) 試験は、学年末試験を1回実施する。積極的に授業に参加することが肝要である。</p> <p>(4) 講義の内容に関して質問等がある場合は、徳光のところまで来ること。</p>				
注意点					
授業の属性・履修上の区分					
☒ アクティブラーニング		☒ ICT 利用		☐ 遠隔授業対応	
☐ 実務経験のある教員による授業					
授業計画					
	週	授業内容	週ごとの到達目標		
前期	1stQ	1週	ガイダンス	コンピュータの技術史, 最近の動向に、授業の進め方、評価の方法, について説明する	
	2週	デジタルな表現、計算する	1. 基礎的な論理回路や計算のサイクル、データの流れと制御の流れ		
	3週	計算のサイクル、主記憶装置	1. 基礎的な論理回路や計算のサイクル、データの流れと制御の流れ		
	4週	命令とは何か、シーケンサ	1. 基礎的な論理回路や計算のサイクル、データの流れと制御の流れ		
	5週	命令の表現形式とアセンブリ言語	1. 基礎的な論理回路や計算のサイクル、データの流れと制御の流れ		
	6週	命令セットとアドレッシング	2. 命令セットアーキテクチャ、コンピュータの概念と内部アーキテクチャの変遷		
	7週	サブルーチンの実現	2. 命令セットアーキテクチャ、コンピュータの概念と内部アーキテクチャの変遷		
	8週	アセンブリ言語によるファームウェア開発、C言語によるファームウェア開発)	2. 命令セットアーキテクチャ、コンピュータの概念と内部アーキテクチャの変遷		
	2ndQ	9週	コンピュータの概念と内部アーキテクチャの変遷	2. 命令セットアーキテクチャ、コンピュータの概念と内部アーキテクチャの変遷	
	10週	内部アーキテクチャと命令セット	2. 命令セットアーキテクチャ、コンピュータの概念と内部アーキテクチャの変遷		

		11週	パイプライン処理とパイプライン・レジスタ	3. パイプライン処理の阻害要因とハザードの解決法、キャッシュと仮想記憶、命令レベル並列処理とアウトオブオーダー処理
		12週	パイプラインの阻害要因とハザードの解決法	3. パイプライン処理の阻害要因とハザードの解決法、キャッシュと仮想記憶、命令レベル並列処理とアウトオブオーダー処理
		13週	キャッシュと仮想記憶	3. パイプライン処理の阻害要因とハザードの解決法、キャッシュと仮想記憶、命令レベル並列処理とアウトオブオーダー処理
		14週	命令レベル並列処理とアウト・オブ・オーダー処理	3. パイプライン処理の阻害要因とハザードの解決法、キャッシュと仮想記憶、命令レベル並列処理とアウトオブオーダー処理
		15週	マイクロプロセッサの最近の動向	3. パイプライン処理の阻害要因とハザードの解決法、キャッシュと仮想記憶、命令レベル並列処理とアウトオブオーダー処理
		16週	期末試験	これまでの学習内容の理解度を評価する。

モデルコアカリキュラムの学習内容と到達目標

分類	分野	学習内容	学習内容の到達目標	到達レベル	授業週	
専門的能力	分野別の専門工学	情報系分野	計算機工学	整数・小数をコンピュータのメモリ上でデジタル表現する方法を説明できる。	5	前1,前2
				基数が異なる数の間で相互に変換できる。	5	
				整数を2進数、10進数、16進数で表現できる。	5	
				小数を2進数、10進数、16進数で表現できる。	5	
				基本的な論理演算を行うことができる。	5	
				基本的な論理演算を組合わせて、論理関数を論理式として表現できる。	5	
				論理式の簡単化の概念を説明できる。	5	
				簡単化の手法を用いて、与えられた論理関数を簡単化することができる。	5	
				論理ゲートを用いて論理式を組合せ論理回路として表現することができる。	5	
				与えられた組合せ論理回路の機能を説明することができる。	5	
				組合せ論理回路を設計することができる。	5	
				フリップフロップなどの順序回路の基本素子について、その動作と特性を説明することができる。	5	
				レジスタやカウンタなどの基本的な順序回路の動作について説明できる。	5	
				与えられた順序回路の機能を説明することができる。	5	
				順序回路を設計することができる。	5	
				コンピュータを構成する基本的な要素の役割とこれら間でのデータの流れを説明できる。	5	
				プロセッサを実現するために考案された主要な技術を説明できる。	5	
メモリシステムを実現するために考案された主要な技術を説明できる。	5					
入出力を実現するために考案された主要な技術を説明できる。	5					
コンピュータアーキテクチャにおけるトレードオフについて説明できる。	5					
ハードウェア記述言語など標準的な手法を用いてハードウェアの設計、検証を行うことができる。	5					
要求仕様に従って、標準的なプログラマブルデバイスやマイコンを用いたシステムを構成することができる。	5					

評価割合

	試験	発表	相互評価	態度	ポートフォリオ	その他	合計
総合評価割合	70	0	0	0	0	30	100
基礎的能力	70	0	0	0	0	30	100
専門的能力	0	0	0	0	0	0	0
分野横断的能力	0	0	0	0	0	0	0