

苫小牧工業高等専門学校		開講年度	令和02年度 (2020年度)		授業科目	ハードウェアシステム設計	
科目基礎情報							
科目番号	0007			科目区分	専門 / 選択		
授業形態	授業			単位の種別と単位数	学修単位: 2		
開設学科	電子・生産システム工学専攻			対象学年	専1		
開設期	後期			週時間数	後期:2		
教科書/教材	参考図書：藤井信生「なっとくするデジタル電子回路」講談社、兼田護「VHDLによるデジタル電子回路設計」森北出版株式会社、坂巻佳壽美「見てわかるVHDL」工業調査会、長谷川裕恭「VHDLによるハードウェア設計入門」CQ出版社、トラバサ技術SPECIAL「初歩のHDL設計学習帳」CQ出版社、PETER J.ASHENDEN “The Student’s Guide to VHDL”Morgan Kaufmann Publishers						
担当教員	村本 充						
到達目標							
1. 簡単な電気回路図を書くことができる。 2. シフトレジスタやカウンタなどの基本的な回路をクロックやタイミングを考慮したVHDLで設計することができる。 3. 製品仕様が与えられとき、必要となる機能を考え、与えられた条件下でそれを実現する回路をVHDLで記述できる。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
評価項目1	簡単な電気回路図を書くことができる			簡単な電気回路図を書くことができる		簡単な電気回路図を書くことができない	
評価項目2	シフトレジスタやカウンタなどの基本的な回路をクロックやタイミングを考慮したVHDLで設計することができる			シフトレジスタやカウンタなどの基本的な回路をクロックやタイミングを考慮したVHDLで設計することができる		シフトレジスタやカウンタなどの基本的な回路をクロックやタイミングを考慮したVHDLで設計することができない	
評価項目3	製品仕様が与えられとき、必要となる機能を考え、与えられた条件下でそれを実現する回路をVHDLで記述できる			製品仕様が与えられとき、必要となる機能を考え、与えられた条件下でそれを実現する回路をVHDLで記述できる		製品仕様が与えられとき、必要となる機能を考え、与えられた条件下でそれを実現する回路をVHDLで記述できない	
学科の到達目標項目との関係							
教育方法等							
概要	この科目は企業で通信機器の研究開発を担当していた教員が、その経験を活かし、ハードウェアシステムの設計手法等について講義形式で授業を行うものである。 ロジック回路は大規模・複雑化し、回路図作成による従来の方法では設計できなくなっており、HDL(ハードウェア記述言語)を用いて設計するのが一般的である。講義では、VHDLによるハードウェアシステムの設計法を学習する。また、基本構文の習得だけでなく、多くの演習を通じて、実際の回路設計の方法を体験し、応用力を養う。						
授業の進め方・方法	電気回路図の表記法と基本構文を習得した後は、PCを使った演習を中心に授業を進める。 この科目は学修単位科目のため、事前・事後学習として、演習実施およびレポートを課す。						
注意点	履修には電気電子回路の基礎知識が必要である。						
授業計画							
		週	授業内容		週ごとの到達目標		
後期	3rdQ	1週	ガイダンス		ロジック回路は大規模・複雑化し、回路図作成による従来の方法では設計できなくなっていることを理解する		
		2週	システム設計概論：電気回路図の書き方		ブルアップ抵抗や電流制限抵抗の使い方を理解し、スイッチやLEDを含む簡単な電気回路図を書くことができる		
		3週	システム設計概論：デジタル回路の周辺回路の設計		オペアンプの使い方を理解し、センサーの出力をデジタル回路に入力する簡単な回路を書くことができる		
		4週	システム設計概論：デジタル回路の設計手法		ソフトウェアとハードウェアの違い、汎用ロジックICとカスタムICの違いを理解する		
		5週	設計の流れ：開発ツールの使用法		開発ツールを用いた設計方法（コンパイル、シミュレーション、ダウンロード）の概要を理解する		
		6週	VHDLの基本構文：VHDL文法		VHDLの基本構文を覚え、SWやLEDを用いた簡単な回路を制御するVHDL記述ができる		
		7週	VHDLの基本構文：各種組み合わせ回路		各種組み合わせ回路をVHDLで記述することができる		
		8週	VHDLの基本構文：階層設計		階層設計の記述法を理解し、効率的な設計を行うことができる		
	4thQ	9週	VHDLの基本構文：シフトレジスタ		クロックの概念および同期式と非同期式の違いを理解し、シフトレジスタをVHDLで記述することができる		
		10週	VHDLの基本構文：カウンタとタイマー		チャタリングの除去を行うことができる。タイマーを設計できる		
		11週	演習：LEDマトリクス文字表示器の設計		カウンタを応用して、LEDマトリクス文字表示器を設計することができる		
		12週	演習：ストップウォッチの設計(1)		カウンタを応用して、ストップウォッチを設計することができる		
		13週	演習：ストップウォッチの設計(2)		カウンタを応用して、ストップウォッチを設計することができる		
		14週	総合演習：スロットマシンの設計		ステートマシンを理解し、スロットマシンを設計することができる		
		15週	総合演習：スロットマシンの設計		ステートマシンを理解し、スロットマシンを設計することができる		
		16週	定期試験				
評価割合							
	定期試験		課題		合計		

総合評価割合	60	40	100
基礎的能力	0	0	0
専門的能力	60	40	100
分野横断的能力	0	0	0