

群馬工業高等専門学校		開講年度	平成31年度 (2019年度)		授業科目	論理回路
科目基礎情報						
科目番号	3J015		科目区分	専門 / 必修		
授業形態	授業		単位の種別と単位数	履修単位: 2		
開設学科	電子情報工学科		対象学年	3		
開設期	通年		週時間数	2		
教科書/教材	：例題で学ぶ論理回路設計：富川武彦：森北出版：4-627-82701-6：2 年次購入済み					
担当教員	木村 真也					
到達目標						
1 表を用いた論理式の簡単化ができること. 2 組み合わせ回路を設計できること. 3 各種フリップフロップの動作を理解し, 説明できること. 4 同期式順序回路の解析・設計ができること. 5 同期式順序回路を設計し, プログラマブル・ロジック・デバイス上に実装して動作確認できること.						
ルーブリック						
	理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安	
到達目標 1	表を用いた論理式の簡単化が十分にできる		表を用いた論理式の簡単化ができる		表を用いた論理式の簡単化ができない	
到達目標 2	組み合わせ回路を十分に設計できる		組み合わせ回路を設計できる		組み合わせ回路を設計できない	
到達目標 3	各種フリップフロップの動作を十分に説明できる		各種フリップフロップの動作を説明できる		各種フリップフロップの動作を説明できない	
到達目標 4	同期式順序回路の解析・設計が十分にできる		同期式順序回路の解析・設計ができる		同期式順序回路の解析・設計ができない	
到達目標 5	同期式順序回路を設計し, プログラマブル・ロジック・デバイス上に実装して動作確認十分にできる		同期式順序回路を設計し, プログラマブル・ロジック・デバイス上に実装して動作確認できる		同期式順序回路を設計し, プログラマブル・ロジック・デバイス上に実装して動作確認できない	
学科の到達目標項目との関係						
教育方法等						
概要	2 年後期に引き続き, デジタル装置の回路の基本である論理回路について, 組み合わせ回路の応用, 同期式順序回路の解析と設計, 非同期式順序回路の解析を解説する. 合わせて, 設計した回路を論理回路実装システム上に実装して動作確認をおこなう. この科目は 4 年次以降の大規模論理回路の設計・実装関連科目の基礎となるものである.					
授業の進め方・方法	・ 授業は講義と実習を交互に進めステップ・アップするスパイラル方式で行なう. ・ 実習では, プログラマブル・ロジック・デバイスを使って設計した論理回路を実装・動作確認する. 使用する実験装置・ツール等は以下のとおり. ・ 回路図エディタ(Xilinx ISE WebPack) 無償のソフトウェア・ツールで, 自宅のパソコンにインストール可能 ・ 論理回路実習システム 授業時間外にも利用できる装置を用意しているので, 自主的・積極的に学習を進めることが可能 自宅のパソコンに開発環境をインストールすれば, ネットワーク経由で回路の実装テストが可能					
注意点	・ 本科目は単に座学で学習するだけでなく, 実際に机上で設計した論理回路を実習ボード上に実装し, 動作確認することで理論と現実のギャップを埋め, 理解を深める. ・ 予習の必要はないが, 講義のときは集中しその時間内に理解するように心がけ, 必ずノートをとること. ・ ノートを元に復習をしっかりと行い, 教科書にある例題・問題を自分で解いてみる事が重要. ・ 再試験・再々試験に合格するためには, 実習課題をやってレポートを提出していることが必須条件.					
授業計画						
		週	授業内容		週ごとの到達目標	
前期	1stQ	1週	表を用いた論理式の簡単化 (1)		QM法で論理式の簡単化ができる	
		2週	表を用いた論理式の簡単化 (2)		QM法でドンとケア条件がある論理式の簡単化ができる	
		3週	基本組み合わせ回路 (1)		デコーダ・エンコーダ・プライオリエンコーダの回路機能と基本回路の理解	
		4週	基本組み合わせ回路 (1)		プライオリティ・エンコーダ, マルチプレクサ, コンパレータ	
		5週	基本組み合わせ回路 (1)		ハーフアダー, フルアダー, 並列加算器の回路機能と基本回路の理解	
		6週	実習		4 ビット加算器の設計と実装テスト	
		7週	実習		4 ビット減算器の設計と実装テスト	
		8週	中間試験			
	2ndQ	9週	記憶回路の原理		フィードバックによる記憶原理	
		10週	フリップフロップ		RSフリップ・フロップ 同期式RSフリップ・フロップ	
		11週	フリップフロップ		Dフリップ・フロップ JKフリップ・フロップ Tフリップ・フロップ トリガ方式	
		12週	フリップフロップの応用回路		フリップ・フロップの相互代替回路 シフト・レジスタ	
		13週	各種フリップ・フロップの動作確認		NORを用いたRSフリップ・フロップの動作確認 フリップ・フロップ NANDを用いたRSフリップ・フロップの動作確認 の動作確認 同期式RSフリップ・フロップの動作確認	

後期		14週	各種フリップ・フロップの動作確認 シフトレジスタの動作確認と設計	D. J K, Tフリップ・フロップの動作確認 エッジトリガ型によるシフトレジスタシフトレジスタ レベルトリガ型によるシフトレジスタの実装と動作確認 パラレル・イン・シリアル・アウト・レジスタ	
		15週	期末試験		
		16週	同期式順序回路の解析	解析手順	
	3rdQ	1週	同期式順序回路の解析	解析例	
		2週	同期式順序回路の設計	設計手順	
		3週	同期式順序回路の設計	設計例	
		4週	同期式順序回路の設計	設計例	
		5週	同期式順序回路の設計実習	イネーブル付き同期式 1 0 進アップ・カウンタの設計 ・実装・動作確認	
		6週	同期式順序回路の設計実習	ローダブル同期式 1 0 進ダウン・カウンタの設計・実 装・動作確認	
		7週	同期式順序回路の設計実習	ダイナミック点灯方式による 2 桁のローダブル同期式 1 0 進ダウン・カウンタの設計・実装・動作確認	
		8週	中間試験		
		4thQ	9週	ゲートの遅延	ゲートの遅延による影響
			10週	非同期式順序回路の解析	非同期式順序回路の解析方法
			11週	非同期式順序回路の解析	RSフリップ・フロップの解析
			12週	総合設計実習	ストップ・ウォッチの設計と実装
			13週	総合設計実習	ストップ・ウォッチの設計と実装
			14週	総合設計実習	ストップ・ウォッチの設計と実装
			15週	期末試験	
			16週	答案返却	

評価割合			
	試験	実習・レポート	合計
総合評価割合	76	24	100
基礎的能力	40	10	50
専門的能力	36	14	50