

群馬工業高等専門学校		開講年度	令和03年度 (2021年度)		授業科目	LSI工学 I	
科目基礎情報							
科目番号	4J021			科目区分	専門 / 選択		
授業形態	授業			単位の種別と単位数	履修単位: 1		
開設学科	電子情報工学科			対象学年	4		
開設期	前期			週時間数	2		
教科書/教材	参考書：コンピュータの設計と原理：木村真也・鹿股昭雄，コンピュータの設計とテスト：藤原秀雄，自作教材：講義用keynoteスライド印刷物（配布）						
担当教員	木村 真也						
到達目標							
大規模集積回路のデータ・パス部と制御部について基本回路構成理解し，デジタル・システムの設計に必要な基礎を理解する							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
評価項目1	データ・パス部について十分に基本回路構成を説明できる			データ・パス部について基本回路構成を説明できる		データ・パス部について基本回路構成を説明できない	
評価項目2	制御部について十分に基本回路構成を説明できる			制御部について基本回路構成を説明できる		制御部について基本回路構成を説明できない	
学科の到達目標項目との関係							
教育方法等							
概要	デジタル・システムの構成方法について，モデル化の方法，基本回路構成，設計手法について解説する．この科目は企業でマイクロプロセッサのアーキテクチャ設計，ロジック設計を担当していた教員が，その経験を活かし，デジタル回路の設計手法等について実践教育を行うものである．						
授業の進め方・方法	講義はkeynoteのスライドで行う．スライドは印刷資料を事前に配布するが，要所を抜いてあるので，授業に集中し穴埋めを補充すること．デジタル・システムは大きくデータ・パス部と制御部の2つに分けることができる．データ・パス部はレジスタやメモリ，演算回路といったデータを記憶し処理する部分を指す．制御部はデータ・パス部を制御するための制御信号を順次発生する回路で，いわゆる順序回路である．本講義では，これらデータ・パス部と制御部について基本回路構成を示し，デジタル・システムの設計に必要な基礎を解説する．この講義は引き続き「LSI工学II」を受講する際の前提になる講義である．						
注意点	授業に集中し，重要事項を配布プリントに記載すること．課題は自ら取り組むこと．前回の授業の復習をすること．						
授業の属性・履修上の区分							
☐ アクティブラーニング		☒ ICT 利用		☒ 遠隔授業対応		☒ 実務経験のある教員による授業	
授業計画							
		週	授業内容		週ごとの到達目標		
前期	1stQ	1週	論理のROM化とPLA化		・組み合わせ回路とROM，PLAの構成		
		2週	レジスタ・トランスファ・ロジック		・大規模システムの動作記述の手法		
		3週	レジスタ・トランスファ・ロジック		・レジスタ・トランスファ・ロジックから論理回路の合成		
		4週	中間試験 1				
		5週	データ・パス部の設計		・バス構成 ・レジスタ，メモリ		
		6週	データ・パス部の設計		・セット・アップ・タイムとホールド・タイム ・データ・パス部の動作速度の決定要因と算出		
		7週	データ・パス部の設計		・キャリー・セーブ・アダー ・バレル・シフタ		
		8週	中間試験 2				
	2ndQ	9週	データ・パス部の設計		・ULIを利用したALU ・アレイ型乗算回路 ・部分積累算型乗算回路		
		10週	データ・パス部の設計		・1次のブースの乗算回路 ・2次のブースの乗算回路		
		11週	中間試験 3				
		12週	制御部の設計 ～ランダム・ロジック制御～		・1状態1フリップフロップ法 ・レジスタ・デコーダ法		
		13週	制御部の設計 ～ランダム・ロジック制御～		・カウンタ・デコーダ法 ・ミューラー型とムーア型 ・動作速度の決定要因と算出		
		14週	制御部の設計 ～PLA制御～ ～マイクロプログラム制御～		・基本構成 ・水平型と垂直型 ・パイプライン制御による高速化 ・ディレイド・ブランチ		
		15週	期末試験				
		16週	テスト返却				
評価割合							
		試験		課題・レポート		合計	
総合評価割合		80		20		100	
基礎的能力		40		10		50	
専門的能力		40		10		50	