

石川工業高等専門学校		開講年度	平成31年度 (2019年度)		授業科目	システム設計演習	
科目基礎情報							
科目番号	17180			科目区分	専門 / 必修		
授業形態	講義・実験・実習・実技			単位の種別と単位数	履修単位: 3		
開設学科	電子情報工学科			対象学年	4		
開設期	通年			週時間数	前期:2 後期:4		
教科書/教材	教科書：とくに指定しない。必要に応じて、授業内で資料を配布する。教材等：オリジナルFPGAボード、PICトレーナ、現代GP・e-Learning創造性教育コース 参考書：深山ほか「HDLによるVLSI設計」（共立出版）						
担当教員	嶋田 直樹,松本 剛史,任田 崇吾						
到達目標							
1. FPGAやASICによるシステム実装の仕組みを説明できる。 2. 集積回路設計フローが理解できる。 3. 論理合成可能なHDL記述ができる。 4. 論理合成の制約条件を設定できる。 5. 論理シミュレーションによる動作検証ができる。 6. システムの仕様に基づいた設計ができる。 7. システム完成までのスケジュールをつくることができる。 8. 設計製作したシステムの結果をまとめることができる。 9. プレゼンテーションを通じて、他人とうまくコミュニケーションすることができる。 10. コンピュータハードウェア・ソフトウェア関連科目全般に関して理解している。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
到達目標 項目 1,2,3,4,5	専用回路の設計フローを理解し、与えられた仕様を満たす回路を設計することができる。			専用回路の設計フローを理解し、基本的な回路を設計できる。		専用回路の設計フローを理解しておらず、基本的な回路の設計ができない。	
到達目標 項目 6,7,10	製作物の仕様に基づき、設定された期間と予算の範囲で、適切なハードウェアの選定・設計・製作を行い、またハードウェアを効果的に制御することのできるソフトウェアを設計・製作することができる。			製作物の仕様に基づき、設定された期間と予算の範囲で、書籍やインターネットなどを参考にして汎用的な部品を組み合わせたハードウェアの設計・製作、また制御するソフトウェアの設計・製作することができる。		設定された期間と予算以内で製作物を完成させることができない。または、製作物に適したハードウェア、ソフトウェアの設計・製作を行うことができない。	
到達目標 項目 8,9,10	製作物の仕様・動作検証結果を工夫して動画やパワーポイントなどの資料にまとめ、発表を通じ聴講者に対して詳細まで理解させることができる。			製作物の仕様・動作検証結果を何らかの動画やパワーポイントなどの資料にまとめ、発表を通じ聴講者に対して概要を理解させることができる。		製作物の仕様・動作検証結果のまとめが不十分で、発表を通して聴講者がシステムについて理解することが困難である。	
学科の到達目標項目との関係							
本科学習目標 1 本科学習目標 2 本科学習目標 3 本科学習目標 4 創造工学プログラム A2 創造工学プログラム B1専門(電気電子工学&情報工学)							
教育方法等							
概要	多くの電子情報機器は、ハードウェアとソフトウェアが協調して動作するシステムであり、設計開発にはプログラミングに加えてハードウェア設計技術が不可欠である。前期では、システムにおける専用ハードウェアの役割に加え、ハードウェア記述言語を用いた設計方法について学ぶ。後期では、デジタル回路、電子回路（アナログ回路）、コンピュータアーキテクチャなどのハードウェアとプログラミングやアルゴリズムなどのソフトウェアの知識を組み合わせたシステムを設計、製作することにより総合的な創造力を養うとともに問題点を自分で解決できる力を身につける。コンピュータハードウェアおよびソフトウェア関連科目の理解度を試験により確認する。						
授業の進め方・方法	前期のデジタル回路の設計演習では、論理回路の合成や動作シミュレーションはコンピュータ内のソフトウェアツールが行ってくれるが、良い設計ができるためには「デジタル回路」で習った基本論理演算や論理合成の方法を十分理解しておくことが必要である。後期では各自、自主的、積極的に取り組み、創造力を生かしたオリジナルなシステムをつくること。努力も大切であり、結果のみでなく途中経過も総合的に評価する。また、コンピュータハードウェアおよびソフトウェア関連科目の理解度については、1, 2, 3, 4年で学んだことを復習し、習得した知識をしっかりと定着させることを目標として学習達成度をチェックする。						
注意点	前期では随時、演習・レポートにより課題を与える。 後期のシステム設計演習については、毎時間報告書を提出すること。 【評価方法・評価基準】 前期評価：前期中間試験（30％）、前期末試験（30％）、設計課題・レポート（40％） 後期評価：システム設計・製作・発表（50％）、学習達成度試験成績（50％） 学年末評価：前期評価（50％）、後期評価（50％） 成績の評価基準として60点以上を合格とする。						
テスト							
授業計画							
		週	授業内容			週ごとの到達目標	
前期	1stQ	1週	イントロダクション・HDL概要			HDLを用いた設計フローを理解する。	
		2週	組み合わせ論理回路のHDL記述			HDLを用いて組み合わせ回路の設計が記述できる。	
		3週	実習（1）（組み合わせ論理回路）			HDLを用いて組み合わせ回路の設計が記述できる。	
		4週	実習（2）（回路シミュレーション）			HDLを用いて記述された回路のシミュレーションができる。	
		5週	順序回路のHDL記述			HDLを用いて順序回路の設計が記述できる。	
		6週	実習（3）（カウンタ）			HDLを用いてカウンタの設計が記述できる。	
		7週	実習（4）（分周回路）			HDLを用いて分周回路の設計が記述できる。	
		8週	順序回路とデータバス			有限状態機械の設計ができる。	
	2ndQ	9週	実習（5）（ステートマシン1）			HDLを用いて有限状態機械が記述できる。	
		10週	実習（6）（ステートマシン2）			HDLを用いて有限状態機械が記述できる。	
		11週	FPGAとその設計フロー			FPGA設計フローを説明できる。	

後期		12週	実習（７）（FPGA設計演習１）	回路をFPGA上に実装し、動かすことができる。
		13週	実習（８）（FPGA設計演習２）	回路をFPGA上に実装し、動かすことができる。
		14週	実習（９）（FPGA設計演習３）	回路をFPGA上に実装し、動かすことができる。
		15週	前期復習	
		16週		
	3rdQ	1週	システム設計のガイダンス	システムの仕様にに基づいた設計ができる。
		2週	システム設計・製作（１）	システムの仕様にに基づいた設計ができる。
		3週	システム設計・製作（２）（設計するシステムについての発表）	プレゼンテーションを通じて、他人とうまくコミュニケーションすることができる。
		4週	システム設計・製作（３）	システムの仕様にに基づいた設計ができる。
		5週	システム設計・製作（４）	システムの仕様にに基づいた設計ができる。
		6週	システム設計・製作（５）	システムの仕様にに基づいた設計ができる。
		7週	システム設計・製作（６）	システムの仕様にに基づいた設計ができる。
		8週	システム設計・製作（７）	システムの仕様にに基づいた設計ができる。
	4thQ	9週	コンピュータハードウェア関連科目全般に関する復習とまとめ	コンピュータハードウェア関連科目全般に関する問題を解決できる。
		10週	コンピュータハードウェア関連科目全般に関する理解（学習）達成度確認試験	コンピュータハードウェア関連科目全般に関する問題を解決できる。
		11週	コンピュータソフトウェア関連科目全般に関する復習とまとめ	コンピュータソフトウェア関連科目全般に関する問題を解決できる。
		12週	コンピュータソフトウェア関連科目全般に関する理解（学習）達成度確認試験	コンピュータソフトウェア関連科目全般に関する問題を解決できる。
		13週	システム設計・製作（８）	システムの仕様にに基づいた設計ができる。
		14週	システム設計・製作（９）	システムの仕様にに基づいた設計ができる。
		15週	後期復習・製作したシステムの発表	プレゼンテーションを通じて、他人とうまくコミュニケーションすることができる。
		16週		

モデルコアカリキュラムの学習内容と到達目標

分類	分野	学習内容	学習内容の到達目標	到達レベル	授業週		
評価割合							
	試験	発表	相互評価	態度	ポートフォリオ	その他	合計
総合評価割合	55	25	0	0	20	0	100
基礎的能力	0	0	0	0	0	0	0
専門的能力	55	25	0	0	20	0	100
分野横断的能力	0	0	0	0	0	0	0