

豊田工業高等専門学校		開講年度	平成31年度 (2019年度)	授業科目	コンピュータアーキテクチャ A
科目基礎情報					
科目番号	35125	科目区分	専門 / 選択		
授業形態	講義	単位の種別と単位数	学修単位: 1		
開設学科	情報工学科	対象学年	5		
開設期	前期	週時間数	1		
教科書/教材	「実践 コンピュータアーキテクチャ」仲野 巧著 (オーム社) ISBN:978-4-274-20849-2/マイクロコンピュータ工学の教科書、および教材用プリント (電子資料)				
担当教員	仲野 巧				
到達目標					
(ア)MIPSプロセッサの命令セット、命令の動作が説明でき、各種コンピュータシステムを説明できる。 (イ)MIPSプロセッサの各ステージの処理が説明でき、VHDLで設計できる。 (ウ)MIPSプロセッサのアーキテクチャが説明でき、VHDLで設計できる。					
ルーブリック					
	最低限の到達レベルの目安(優)	最低限の到達レベルの目安(良)	最低限の到達レベルの目安(不可)		
評価項目(ア)	MIPSプロセッサの命令セット、命令の動作が説明でき、各種コンピュータシステムを説明できる。	MIPSプロセッサの命令セット、命令の動作が説明できる。	MIPSプロセッサの命令セット、命令の動作が説明できない。		
評価項目(イ)	MIPSプロセッサの各ステージの処理が説明でき、VHDLで設計できる。	MIPSプロセッサの各ステージの処理が説明できる。	MIPSプロセッサの各ステージの処理が説明できない。		
評価項目(ウ)	MIPSプロセッサのアーキテクチャが説明でき、VHDLで設計できる。	MIPSプロセッサのアーキテクチャが説明できる。	MIPSプロセッサのアーキテクチャが説明できない。		
学科の到達目標項目との関係					
学習・教育到達度目標 A1 JABEE d 本校教育目標 ①					
教育方法等					
概要	情報の技術を知るための基本は、コンピュータそのものを理解することである。特に、コンピュータアーキテクチャは、ソフトウェアとハードウェアの中間に位置し、コンピュータシステムの基本概念が含まれている。そこで、プログラムの基礎から命令セットアーキテクチャについて学習し、スタートアップ処理やサブルーチン処理について理解する。さらに、MIPSシミュレータSPIMでアセンブリ記述を動作させ、MIPSプロセッサをVHDLで設計しながら、コンピュータアーキテクチャについて学習する。 この科目は企業で組み込みシステムの設計を担当していた教員が、その経験を活かし、ソフトウェアとハードウェアの種類、特徴、設計等について講義・演習形式で授業を行うものである。				
授業の進め方と授業内容・方法	講義でノートに書く代わりに、説明した内容を整理してパソコンでテキストにまとめ、電子的に提出する。				
注意点	マイクロコンピュータ工学の単位を修得していることが望ましい。なお、ノートパソコンを利用した演習、学習レポート・課題の提出、および相互評価などを行う。「情報科学」教育プログラムの必修科目である。				
授業計画					
	週	授業内容・方法	週ごとの到達目標		
前期	1週	シラバスの説明 (評価基準)、マイクロプロセッサの歴史と身近な組み込みプロセッサ(1.1)	マイクロプロセッサの歴史と身近な組み込みプロセッサが理解できる		
	2週	MIPSプロセッサのレジスタ構成と命令セット(1.2)	MIPSプロセッサのレジスタ構成と命令セットが理解できる		
	3週	MIPSシミュレータとアセンブリ言語の基礎(2.1)	MIPSシミュレータとアセンブリ言語が理解できる		
	4週	アセンブリ言語によるアルゴリズム記述(2.2)	アセンブリ言語によるアルゴリズム記述が理解できる		
	5週	メモリの利用とサブルーチンの動作(2.3)	メモリの利用とサブルーチンの動作が理解できる		
	6週	小テスト、まとめ	5回の授業の内容が理解できる		
	7週	プロセッサの設計：MIPSの構成部品と代表的な命令の動作(1.3)	MIPSの構成部品と代表的な命令の動作が理解できる		
	8週	プロセッサの設計：コンピュータの構成部品とVHDLによる設計(3.2)	コンピュータの構成部品とVHDLによる設計ができる		
	9週	プロセッサの設計：MIPSノンパイプラインの制御とマイクロプログラム制御信号(3.3)	MIPSノンパイプラインの制御とマイクロプログラム制御信号が理解できる		
	10週	プロセッサの設計：MIPSの命令フェッチ、命令デコードのVHDL設計(3.4)	MIPSの命令フェッチ、命令デコードのVHDL設計ができる		
	11週	プロセッサの設計：MIPSのエグゼキューション、メモリ、ライトバックのVHDL設計(3.5)	MIPSのエグゼキューション、メモリ、ライトバックのVHDL設計ができる		
	12週	小テスト、まとめ	5回の授業の内容が理解できる		
	13週	MIPS命令のシミュレーションと命令の拡張	MIPS命令のシミュレーションと命令の拡張ができる		
	14週	サブルーチンコールの原理とMIPS命令による実現(1.4)	サブルーチンコールの原理とMIPS命令による実現ができる		
	15週	再帰呼出しと浮動小数点演算(2.4)	再帰呼出しと浮動小数点演算が理解できる		
	16週				
評価割合					
	定期試験	課題	小テスト	合計	
総合評価割合	50	20	30	100	
専門的能力	50	20	30	100	