

豊田工業高等専門学校		開講年度	平成31年度 (2019年度)	授業科目	コンピュータアーキテクチャ 演習
科目基礎情報					
科目番号	35302		科目区分	専門 / 必修	
授業形態	演習		単位の種別と単位数	履修単位: 1	
開設学科	情報工学科		対象学年	5	
開設期	通年		週時間数	1	
教科書/教材	「実践 コンピュータアーキテクチャ」仲野 巧著 (オーム社) ISBN:978-4-274-20849-2/マイクロコンピュータ工学の教科書、および教材用プリント (電子資料)				
担当教員	仲野 巧				
到達目標					
(ア)MIPSの命令セット、命令の動作が説明でき、HW/SWのトレードオフが説明できる。 (イ)VHDLによるMIPSプロセッサのノンパイプライン設計が説明でき、シミュレーションができる。 (ウ)VHDLによるMIPSプロセッサのパイプライン設計が説明でき、シミュレーションができる。					
ルーブリック					
	最低限の到達レベルの目安(優)		最低限の到達レベルの目安(良)		最低限の到達レベルの目安(不可)
評価項目(ア)	MIPSの命令セット、命令の動作が説明でき、HW/SWのトレードオフが説明できる。		MIPSの命令セット、命令の動作が説明できる。		MIPSの命令セット、命令の動作が説明できない。
評価項目(イ)	VHDLによるMIPSプロセッサのノンパイプライン設計が説明でき、シミュレーションができる。		VHDLによるMIPSプロセッサのノンパイプライン設計が説明できる。		VHDLによるMIPSプロセッサのノンパイプライン設計が説明できない。
評価項目(ウ)	VHDLによるMIPSプロセッサのパイプライン設計が説明でき、シミュレーションができる。		VHDLによるMIPSプロセッサのパイプライン設計が説明できる。		VHDLによるMIPSプロセッサのパイプライン設計が説明できない。
学科の到達目標項目との関係					
学習・教育到達度目標 A1, JABEE d, 本校教育目標 ①					
教育方法等					
概要	情報の技術を知るための基本は、コンピュータそのものを理解することである。特に、コンピュータアーキテクチャは、ソフトウェアとハードウェアの中間に位置し、コンピュータシステムの基本概念が含まれている。そこで、プログラムの基礎から命令セットアーキテクチャについて学習し、スタートアップ処理やサブルーチン処理について理解し、演習を行う。さらに、MIPSシミュレータSPIMでアセンブリ記述を動作させ、MIPSプロセッサをVHDLで設計しながら演習を行う。また、パイプライン処理の原理と性能、パイプラインによるハザードと解消、分岐と割り込みを学習しながら、MIPSプロセッサをパイプライン版に拡張し、コンピュータアーキテクチャについて理解し、演習を行う。 この科目は企業で組み込みシステムの設計を担当していた教員が、その経験を活かし、ソフトウェアとハードウェアの種類、特徴、設計等について講義・演習形式で授業を行うものである。				
授業の進め方と授業内容・方法	演習した内容を整理してパソコンでワードにまとめ、電子的に提出する。				
注意点	マイクロコンピュータ工学の単位を修得していることが望ましい。なお、ノートパソコンを利用した演習、学習レポート・課題の提出、および相互評価などを行う。「コンピュータアーキテクチャA」、および「コンピュータアーキテクチャB」を併せて受講しなければならない。「情報科学」教育プログラムの必修科目である。				
授業計画					
	週	授業内容・方法		週ごとの到達目標	
前期	1週	MIPSシミュレータとアセンブリ言語の基礎のシミュレーション演習(2.1)		MIPSシミュレータとアセンブリ言語が理解できる	
	2週	MIPSシミュレータとアセンブリ言語の基礎のシミュレーション演習(2.1)		基礎のシミュレーションができる	
	3週	アセンブリ言語によるアルゴリズム記述のシミュレーション演習(2.2)		アセンブリ言語によるアルゴリズム記述ができる	
	4週	アセンブリ言語によるアルゴリズム記述のシミュレーション演習(2.2)		アルゴリズム記述のシミュレーションができる	
	5週	メモリの利用とサブルーチンの動作のシミュレーション演習(2.3)		メモリの利用とサブルーチンの動作が理解できる	
	6週	メモリの利用とサブルーチンの動作のシミュレーション演習(2.3)		サブルーチンの動作のシミュレーションができる	
	7週	コンピュータの構成部品とVHDLによる設計のシミュレーション演習(3.2)		コンピュータの構成部品とVHDLによる設計ができる	
	8週	コンピュータの構成部品とVHDLによる設計のシミュレーション演習(3.2)		VHDLによる設計のシミュレーションができる	
	9週	MIPSの命令フェッチ、命令でコードのVHDL設計のシミュレーション演習(3.4)		MIPSの命令フェッチ、命令でコードのVHDL設計ができる	
	10週	MIPSの命令フェッチ、命令でコードのVHDL設計のシミュレーション演習(3.4)		VHDL設計のシミュレーションができる	
	11週	MIPSのエグゼキューション、メモリ、ライトバックのVHDL設計のシミュレーション演習(3.5)		MIPSのエグゼキューション、メモリ、ライトバックのVHDL設計ができる	
	12週	MIPSのエグゼキューション、メモリ、ライトバックのVHDL設計のシミュレーション演習(3.5)		VHDL設計のシミュレーションができる	
	13週	MIPS命令のシミュレーションと命令の拡張のシミュレーション演習		MIPS命令のシミュレーションと命令の拡張ができる	
	14週	MIPS命令のシミュレーションと命令の拡張のシミュレーション演習		命令の拡張のシミュレーションができる	
	15週	再帰呼出しと浮動小数点演算のシミュレーション演習(2.4)		再帰呼出しと浮動小数点演算が理解できる	
	16週				
後期	1週	再帰呼出しと浮動小数点演算のシミュレーション演習(2.4)		再帰呼出しと浮動小数点演算のシミュレーションができる	

2週	パイプライン設計とVHDL記述 (4.3 命令フェッチ) のシミュレーション演習	命令フェッチのパイプライン設計とVHDL記述が理解できる
3週	パイプライン設計とVHDL記述 (4.3 命令フェッチ) のシミュレーション演習	命令フェッチのVHDL記述とシミュレーションができる
4週	パイプライン設計とVHDL記述 (4.3 命令デコード) のシミュレーション演習	命令デコードのパイプライン設計とVHDL記述が理解できる
5週	パイプライン設計とVHDL記述 (4.3 命令デコード) のシミュレーション演習	命令デコードのVHDL記述とシミュレーションができる
6週	パイプライン設計とVHDL記述 (4.3 エグゼキューション) のシミュレーション演習	エグゼキューションのパイプライン設計とVHDL記述が理解できる
7週	パイプライン設計とVHDL記述 (4.3 エグゼキューション) のシミュレーション演習	エグゼキューションのVHDL記述とシミュレーションができる
8週	パイプライン設計とVHDL記述 (4.3 メモリ) のシミュレーション演習	メモリのパイプライン設計とVHDL記述が理解できる
9週	パイプライン設計とVHDL記述 (4.3 メモリ) のシミュレーション演習	メモリのVHDL記述とシミュレーションができる
10週	パイプライン設計とVHDL記述 (4.3 ライトバック) のシミュレーション演習	ライトバックのパイプライン設計とVHDL記述が理解できる
11週	パイプライン設計とVHDL記述 (4.3 ライトバック) のシミュレーション演習	ライトバックのVHDL記述とシミュレーションができる
12週	MIPS命令のシミュレーションとハザード回避(nop命令)のシミュレーション演習	MIPS命令のシミュレーションができる
13週	MIPS命令のシミュレーションとハザード回避(nop命令)のシミュレーション演習	ハザード回避(nop命令)のシミュレーションができる
14週	ハザード回避のフォワーディングのシミュレーション演習	ハザード回避のフォワーディングが理解できる
15週	ハザード回避のフォワーディングのシミュレーション演習	ハザード回避のフォワーディングのシミュレーションができる
16週		

評価割合		
	課題	合計
総合評価割合	100	100
専門的能力	100	100