

豊田工業高等専門学校		開講年度	令和04年度 (2022年度)	授業科目	コンピュータシステム設計
<b>科目基礎情報</b>					
科目番号	35113		科目区分	専門 / 選択	
授業形態	講義		単位の種別と単位数	学修単位: 2	
開設学科	情報工学科		対象学年	5	
開設期	前期		週時間数	2	
教科書/教材	「50K MAX10搭載！FPGAスタータキットDE10-Lite入門」 芹井滋喜 (CQ出版社) ISBN:978-4-7898-4802-2/コンピュータアーキテクチャの教科書、および教材用プリント (電子資料)				
担当教員	仲野 巧				
<b>到達目標</b>					
(ア)コンピュータシステムを説明できる。 (イ)MIPSプロセッサのパイプライン処理が説明でき、VHDLで設計できる。 (ウ)リアルタイムOSを説明できる					
<b>ルーブリック</b>					
	最低限の到達レベルの目安(優)		最低限の到達レベルの目安(良)		最低限の到達レベルの目安(不可)
評価項目(ア)	コンピュータシステムが設計できる。		コンピュータシステムが説明できる。		コンピュータシステムが説明できない。
評価項目(イ)	MIPSプロセッサのパイプライン処理が説明でき、VHDLで設計できる。		MIPSプロセッサのパイプライン処理が説明できる。		MIPSプロセッサのパイプライン処理が説明できない。
評価項目(ウ)	リアルタイムOSが設計できる。		リアルタイムOSが説明できる。		リアルタイムOSが説明できない。
<b>学科の到達目標項目との関係</b>					
学習・教育到達度目標 A1 ハードウェアの基本動作を理論面から解析できるとともに、ソフトウェア的手法を利用してハードウェアを設計できる。 JABEE d 当該分野において必要とされる専門的知識とそれらを応用する能力 本校教育目標 ① ものづくり能力					
<b>教育方法等</b>					
概要	情報の技術を知るための基本は、コンピュータシステムそのものを理解することである。特に、MIPSのパイプライン処理は、ハードウェアとソフトウェアの中間に位置し、コンピュータシステムの基本概念が含まれている。そこで、MIPSのFPGA実装やパイプライン処理のVHDL設計、リアルタイムOSの設計について理解しながら、コンピュータシステムについて学習する。 この科目は企業で組み込みシステムの設計を担当していた教員が、その経験を活かし、ソフトウェアとハードウェアの種類、特徴、設計等について講義・演習形式で授業を行うものである。				
授業の進め方・方法	講義でノートに書く代わりに、説明した内容を整理してパソコンでテキストにまとめ、電子的に提出する。				
注意点	コンピュータアーキテクチャの単位を修得していることが望ましい。なお、ノートパソコンを利用した復習、演習レポート・課題の提出、および相互評価などを行う。「情報科学」教育プログラムの必修科目である。				
<b>選択必修の種別・旧カリ科目名</b>					
選択必修2					
<b>授業の属性・履修上の区分</b>					
<input type="checkbox"/> アクティブラーニング		<input type="checkbox"/> ICT 利用		<input type="checkbox"/> 遠隔授業対応	
<input checked="" type="checkbox"/> 実務経験のある教員による授業					
必修					
<b>授業計画</b>					
	週	授業内容		週ごとの到達目標	
前期	1stQ	1週	シラバスの説明 (評価基準)、コンピュータシステム、FPGAスタータキットの説明 (復習レポート)		コンピュータシステム、FPGAスタータキットが理解できる
		2週	カウンタの設計 (自学自習でVHDL設計演習)		カウンタの設計が理解できる
		3週	カウンタの実装 (自学自習でVHDL設計演習)		カウンタの実装が理解できる
		4週	MIPSの拡張 (自学自習でVHDL設計演習)		MIPSの拡張が理解できる
		5週	MIPSの設計 (自学自習でVHDL設計演習)		MIPSの設計が理解できる
		6週	小テスト、まとめ		5回の授業の内容が理解できる
		7週	MIPSの実装 (自学自習でVHDL設計演習)		MIPSの実装が理解できる
		8週	MIPSパイプライン処理とハザード対策(4.1)、パイプラインレジスタとパイプライン処理(4.2) (復習レポート)		パイプライン処理の特徴と割込み処理の活用、ハザード対策、パイプラインレジスタが理解できる
	2ndQ	9週	パイプライン設計とVHDL記述(4.3) (自学自習でVHDL設計演習)		パイプライン処理の命令フェッチ、デコードが理解できる
		10週	パイプライン設計とVHDL記述(4.3) (自学自習でVHDL設計演習)		パイプライン処理のエグゼキューション、メモリが理解できる
		11週	パイプライン設計とVHDL記述(4.3) (自学自習でVHDL設計演習)		パイプライン処理のライトバックが理解できる
		12週	小テスト、まとめ		5回の授業の内容が理解できる
		13週	ハザード対策の設計 (フォワーディングの一例)、ハザード検出と対策方法(4.4)、高速化技術(4.5)(8)(9) (復習レポート)		ハザード対策の設計、ハザード検出と対策方法、高速化技術が理解できる
		14週	システムコールと例外処理、割込み処理(2.5)、システムアーキテクチャ(12)、NiosIIとuCOSの活用		システムコールと例外処理、割込み処理、システムアーキテクチャ、NiosIIとuCOSが理解できる
		15週	ネットワークアーキテクチャ(13)、リアルタイムOSの設計と実装		ネットワークアーキテクチャ、リアルタイムOSの設計と実装が理解できる
		16週			
<b>モデルコアカリキュラムの学習内容と到達目標</b>					

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	分野別の専門工学	情報系分野	コンピュータシステム	ネットワークコンピューティングや組込みシステムなど、実用に供せられているコンピュータシステムの利用形態について説明できる。	4	
				デュアルシステムやマルチプロセッサシステムなど、コンピュータシステムの信頼性や機能を向上させるための代表的なシステム構成について説明できる。	4	
				集中処理システムについて、それぞれの特徴と代表的な例を説明できる。	4	
				分散処理システムについて、特徴と代表的な例を説明できる。	4	

評価割合					
		定期試験	課題	小テスト	合計
総合評価割合		50	20	30	100
専門的能力		50	20	30	100