豊田.	上来问寸:	専門学校	開講年度	令和04年度 (2	2022年度)	授業	科日  _	1/[1-	<u> - タエ学 I</u>			
科目基礎	情報											
科目番号		33213			科目区分	専	門 / 選択					
授業形態 講義					単位の種別と単	位数履	数 履修単位: 1					
開設学科		情報工学	 科		対象学年	3	3					
開設期		後期					2					
教科書/教材	材	「図解コ 語の基礎 ト(電子	」田川聖治著(デ	北出版)ISBN:978-4-627-82902-3、「計算機と機械 167-4/ディジタル回路の教科書、および教材用プリン								
担当教員		仲野 巧	22117									
到達目標		1,,,,,										
(ア)コンピ (イ)組合せ	ユータの構 ・順序論理	回路の機能	説明でき、設計で が説明でき、設計 が理解でき、説明	できる。								
ルーブリ	  ック											
		最低限の到達レベルの目安(優)		最低限の到達レベルの目安(良)		(良)	最低限の到達レベルの目安(不可)					
評価項目(2	評価項目(ア)		コンピュータの構成や動作が説明でき、設計できる。		コンピュータの構成や動作が説明 できる。		` '	コンピュータの構成や動作が説明できない。				
評価項目(-	イ)						組合せ・順序論理回路の機能が説 明できない。					
評価項目(5	<b>う</b> )		コンピュータア 解でき、説明で	アーキテクチャが理 ごきる。	コンピュータア <sup>・</sup> 解できる。	ュータアーキテクチャが理 る。		コンピュータアーキテクチャが理 解できない。		クチャが理		
	」達目標項		係									
本校教育目 本校教育目	標 ① もの  標 ② 基礎	づくり能力 学力										
教育方法	等											
情報化社会では、その中枢を担うコンピュータを理解することが必要である。そこで、パソコンを例に、コンピュの動作原理とハードウェア全般について、最新の技術を学習する。また、簡単なマイクロプロセッサを設計し、シレーションで確認しながら動作を理解する。さらに、ユーザが論理回路を書き込むことができる素子(FPGA)の開発版等 ト(QuartusII)を利用して組合せ・順序論理回路から基本的なコンピュータ回路までを設計しながら、コンピュータキーディンチャを理解する。この科目は企業で組込みシステムの設計を担当していた教員が、その経験を活かし、ハードウェアの設計手法、ピュータの動作等について講義・演習形式で授業を行うものである。								)の開発ソフ   『ユータアー   				
授業の進め	方・方法			に、説明した内容を			にまとめ					
注意点	73.73.12									ト・課題の		
소나 그는 그는 55일	不住回											
選択必修の種別・旧カリ科目名												
授業の属	性・履修	上の区分	<b>\</b>		一连原摇类社员	<del>.</del>			ななのちて対点	3/- トマ		
授業の属 □ アクテ		上の区分			□ 遠隔授業対応	5		□ 実務経	経験のある教員	員による授業		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分	<b>\</b>		□ 遠隔授業対局	<u> </u>		□ 実務経	経験のある教員	員による授業		
授業の属 □ アクテ	性・履修ィブラーニ	<u>上の区分</u> ング	□ ICT 利用		□ 遠隔授業対応			□ 実務経	<b>経験のある教</b> 員	員による授業		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分	□ ICT 利用 授業内容			週ごとの至		□ 実務経	経験のある教員	員による授業		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分 ング 週 1週	□ ICT 利用 授業内容 シラバスの説明( (1)(復習レポー)		ユータの発展	週ごとの至	-タの発展	長が理解で る	きる	員による授業		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分 ング 週 1週 2週	□ ICT 利用 授業内容 シラバスの説明( (1)(復習レポート ノイマン型コンピ	<) ュータ(2)(復習レオ	ユータの発展	週ごとの3 コンピュ- ノイマン2	-タの発展 型コンピコ	そが理解でる Lータが理解	きる	員による授業		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分 ング 週 1週	□ ICT 利用 授業内容 シラバスの説明( (1)(復習レボー ノイマン型コンピ 制御アーキテクチ	^) ュータ(2)(復習レホ ヤ(6)(復習レポート	ュータの発展 ポート) 〜)	週ごとの至	-タの発展 型コンピコ	そが理解でる Lータが理解	きる	<b>員による授業</b>		
授業の属 □ アクテ 必履修	性・履修ィブラーニ	上の区分 ング 週 1週 2週	授業内容 シラバスの説明( (1)(復習レポート ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレ ポート)	〜) ュータ(2)(復習レポート ヤ(6)(復習レポート マーションとFPGAへの	ユータの発展 ペート) ト) D実装(演習レ	週ごとの3 コンピュ- ノイマン5 制御アー=	ータの発展 型コンピュ キテクチャ	そが理解で L ータが理 アが理解でる	きる			
授業の属 □ アクテ 必履修	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週	授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の 習レポート)	へ) ュータ(2)(復習レポート ヤ(6)(復習レポート イションとFPGAへの の設計、演算アーキラ	ユータの発展 ペート) ト) D実装(演習レ	週ごとの至 コンピュ- ノイマン型 制御アー= HA/FAの3	ータの発展 型コンピュ キテクチャ シミュレー コ算回路の	を	きる 解できる きる FPGAへの実			
授業の属 □ アクテ 必履修	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週	授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の 習レポート) 小テスト、まとめ	へ) ュータ(2)(復習レポート ヤ(6)(復習レポート アションとFPGAへの の設計、演算アーキラ	ユータの発展 ペート) 〜) D実装(演習レ テクチャ(5)(演	週ごとの到 コンピュー ノイマン型 制御アーコ HA/FAの記 4ビット加 5回の講	- タの発展型コンピュ キテクチャ シミュレー コ算回路の 、	まが理解できれる。 - クが理解できる。 - ションとに  設計ができる。 - ションをに  できる。 - ジョンをに ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	きる 解できる きる FPGAへの実 きる			
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週	□ ICT 利用  授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の習レポート) 小テスト、まとめ レジスタ(カウン	へ) ユータ(2)(復習レポート ヤ(6)(復習レポート イーションとFPGAへの の設計、演算アーキラ	ユータの発展 ペート) ト) D実装(演習レ テクチャ(5)(演 ポート)	週ごとの到 コンピュー ノイマン型 制御アーコ HA/FAの記 4ビット加 5回の講 レジスタ	- タの発展型コンピュ キテクチャ シミュレー コ算回路の 、 、 、 、 、 、 、 、 、 、 、 、 、 、 、 、 、 、 、	まが理解でき レータが理解でき ・ションと 設計ができ で理解できる でのできる	きる 解できる きる FPGAへの実 きる る			
授業の属 □ アクテ 必履修	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週	□ ICT 利用  授業内容 シラバスの説明( (1)(復習レポー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路で習レポート) 小テスト、まとめ レジスタ(カウン 制御部:PC, RC データパス部:レ	へ) ュータ(2)(復習レポート ヤ(6)(復習レポート アションとFPGAへの の設計、演算アーキラ	ユータの発展 ペート) ト) か実装(演習レ テクチャ(5)(演 ポート) i習レポート)	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの3 4ビット加 5回の講 レジスタ PC, RON	ータの発展型コンピュ キテクチャ シミュレー 1算回路の 銭の内容か (カウンタ M, DECa	まが理解でき かが理解でき ・ションと 設計ができ で理解でき りの設計が の設計がで	きる 解できる きる FPGAへの実 きる る ができる	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週	授業内容 シラバスの説明((1)(復習レポート)  別御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の習レボート 小テスト、まとめレジスタ(カウン制御部:PC、RC データパス部:レ	へ) ユータ(2) (復習レポート ヤ(6) (復習レポート イーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レ M, DECの設計(演 ジスタ,セレクタ,	ユータの発展 ペート) ト) か実装(演習レ テクチャ(5)(演 ポート) i習レポート) FA4の設計(演	週ごとの到 コンピュー ノイマン型 制御アーコ HA/FAの3 4ビット加 5回の講 レジスタ PC, ROM レジスタ,	- 夕の発展 型コンピュ キテクチャ シミュレー 可算回路の 、 の内容か (カウンタ サレクタ	まが理解でき か理解でき ・ションと 設計ができ で理解でき での設計がで の設計がで の設計がで	きる 解できる きる FPGAへの実 きる る ができる きる	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週	授業内容 シラバスの説明((1)(復習レポー) ノイマン型コンピ制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の習レボート) 小テスト、まとめレジスタ(カウン制御部:PC,RC データパス部:レ 選レポート)	<ul> <li>へ)</li> <li>ユータ(2)(復習レポート</li> <li>ヤ(6)(復習レポート</li> <li>ーションとFPGAへの</li> <li>の設計、演算アーキラ</li> <li>タ)の設計(演習レM, DECの設計(演習レジスタ, セレクタ,</li> <li>ータの拡張(演習レア)</li> </ul>	ユータの発展 ペート) か) か実装(演習レ デクチャ(5)(演 ポート) 高習レポート) FA4の設計(演 ポート)	週ごとの3 コンピュー ノイマン型 制御アーコ HA/FAの3 4ビット加 5回の講 レジスタ PC, RON レジスタ, 4ビットコ	- 夕の発展 型コンピュ キテクチャ シミュレー 1算回路の 残の内容か (カウンタ イ DECa セレクタ	まが理解でき いが理解でき ・ションと 設計ができ で理解でき の設計がで の設計がで で、FA4の記 タの拡張力	きる 解できる きる FPGAへの実 きる る ができる きる 设計ができる	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週	授業内容 シラバスの説明((1)(復習レポー) ノイマン型コンピ制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の習レボート) 小テスト、まとめレジスタ(カウン制御部:PC,RC データパス部:レ 選レポート)	へ) ユータ(2) (復習レポート ヤ(6) (復習レポート アーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レ M, DECの設計(演 ジスタ, セレクタ, ータの拡張(演習レア ータのFPGA実装、命	ユータの発展 ペート) か) か実装(演習レ デクチャ(5)(演 ポート) 高習レポート) FA4の設計(演 ポート)	週ごとの3 コンピュー ノイマン型 制御アーコ HA/FAの3 4ビット加 5回の講 レジスタ PC, RON レジスタ, 4ビットコ	ータの発展 型コンピュ キテクチャ シミュレー ご 算回路の 後の内容か (カウンタ M, DECの セレクタ コンピュー	まが理解できた。 カンボ理解できた。 か理解できた。 できたで。 できたで。 できたで。 できたで。 できたで。 できたでを、 できたで。 できたで。 できたで、 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで。 できたで、 できたで。 できたで。 できたで。 できたで。 できたで。 できたで、 できたでで、 できたで、 できたで、 できたで、 できたでできたで、 できたででできたでででできたでででできたでででででででででででででででででで	きる 解できる きる FPGAへの実 きる る ができる きる	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ]	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週	□ ICT 利用    受業内容   シラバスの説明(   (1)(復習レポート)   ノイマン型コンピ制御アーキテクチ   HA/FAのシミュレポート)   4ビット加算回路(習レポート)   小テスト、まとめ   レジスタ(カウン制御部:PC, RC)   データパス部:レジータパス部:レジータパスコンピュータパストンピュータパスコンピュータリスコンピュータリスコンピュータリスコンピューター・コンピューター・コンピューター・コンピュー・ロー・フェー・ロー・ファー・ロー・ファー・ロー・ファー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー・ロー	へ) ユータ(2) (復習レポート ヤ(6) (復習レポート ーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レ M, DECの設計(演 ジスタ, セレクタ, ータの拡張(演習レア ータのFPGA実装、命 留・復習レポート)	ユータの発展 ペート) か) か実装(演習レ デクチャ(5)(演 ポート) 高習レポート) FA4の設計(演 ポート)	週ごとの到 コンピュー ノイマン型 制御アーコ HA/FAのご 4ビット加 5回の講 レジスタ PC, RON レジスタ, 4ビットコ 4ビットコ デクチャル	- 夕の発展 型コンピュ キテクチャ シミュレー 1 算回路の内容か (カーウンタ サークタ コンピューー 1 プロアファーラ	まが理解できた。 ルが理解できた。 か理解できた。 できまた。 か理解できた。 できまたる。 できまた。 できまた。 できまた。 できまた。 できまたる。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまた。 できまたる。 できまた。 できまたる。 できまた	きる 解できる きる FPGAへの実 きる る ができる きる 設計ができる 実装と命令セ	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ] 3rdQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週	授業内容 シラバスの説明( (1)(復習レポー ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の 習レポート) 小テスト、まとめ レジスタ(カウン 制御部:PC,RO データパス部:レ 習レポート) 4ビットコンピュー 4ビッチャ(3)(演習 小テスト、まとめ	へ) ユータ(2) (復習レポート ヤ(6) (復習レポート ーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レ M, DECの設計(演 ジスタ, セレクタ, ータの拡張(演習レア ータのFPGA実装、命 留・復習レポート)	ユータの発展 ペート) ト) か実装(演習レ テクチャ(5)(演 ポート) 「習レポート) FA4の設計(演 ペート)	週ごとの3 コンピュー ノイマン型 制御アー= HA/FAの3 4ビット加 5回の講 レジスタ PC, RON レジスタ, 4ビットコ チクチャが 5回の講 5回の講	- 夕の発展 型コンピュ キテクチャ シミュレー 1算回路の内ウンタ (カウウス・インピュー コン理解であ 後の内容の内容が である。	まが理解できたが理解できたが理解できた。 か理解できた。 か理解できた。 できたができたができた。 できたができたができた。 できたができたができた。 できたができたができた。 できたができたができた。 できたができたができたができた。 できたができたができたができたができた。 できたができたができたができたができたができたができたができたができた。 できたができたができたができたができたができたができたができたができたができたが	きる 解できる きる FPGAへの実 きる る ができる ききる 设計ができる 実装と命令セ	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ] 3rdQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週	授業内容 シラバスの説明( (1)(復習レポー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路の アスト、まとめ レジスタ(カウン 制御部:PC, RC デスタ(カウン もピットス部:レ ジスタ(カウン もピットス部:レ ジータポート) 4ビットコンピュー 4ビットャ(3)(演習 小テスト、まとめ 計算機COMETII	ユータ(2) (復習レポート) ユータ(2) (復習レポート ヤ(6) (復習レポート アーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レタ M, DECの設計(演 ジスタ,セレクタ, ータの拡張(演習レア ータのFPGA実装、命 望・復習レポート)	ユータの発展 ペート) ト) か実装(演習レ デクチャ(5)(演 ポート) では、では、では、では、では、では、では、では、では、では、では、では、では、で	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの3 4ビット加 5回の講 レジスタ 4ビットコ 4ビットコ チクチャな 5回の講 COMETII	ータの発展 型コンピュ キテクチャ シミュレー 1算回路の (カウンタ M, DECO セレクタ コンピュー ランプ 裏の内っドゥ	まが理解できた。 ・が理解できた。 ・ションと ・設計ができた。 ・設計ができた。 ・の設計ができた。 ・のないできた。 クの拡張力 タのFPGA ・できた。 ・できたた。 ・できた。 ・できたる。 ・できたる。 ・できたる。 ・できたる。 ・できたる。 ・できたる。 ・できた。 ・できたる。 ・できたたた。 ・できたた。 ・できたた。 ・できたたた。 ・できたたた。 ・できたた。 ・できたた。 ・できたた。 ・できたたた。 ・できたたたた。 ・できたたたたたたた。 ・できたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたたた	きる 解できる きる FPGAへの実 きる る ができる きる 設計ができる ができる 実装と命令セ る	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ] 3rdQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週	授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビットート) 小テスト、まとめ レジスタ(カウン 制御部:PC, RC データパス部:レ 4ビットコンピュー キアクチャ(3)(演習 小テスト、まとめ 計算機COMETIIC アセンブリ言語CA	ユータ(2) (復習レポート セ(6) (復習レポート アーションとFPGAへの の設計、演算アーキラ タ) の設計(演習レ M, DECの設計(演 ジスタ,セレクタ, ータの拡張(演習レプータのFPGA実装、命 望・復習レポート) な(7) (演習・復習レ	ユータの発展 ペート) ト) D実装(演習レ テクチャ(5)(演 ポート) i習レポート) FA4の設計(演 ペート) ・ 令セットアーキ	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの 4ビット加 5回の講 レジスタ 4ビットコ チクチャが 5回の講 6 COMETII CASLIIの	ータの発展 型コンピコ キテクチャ シミュレー コンピロ の内ウンタ M, DECO セレクタ コンピューラ ブロアを のハードで アセンブ	まが理解できた。 ・が理解できた。 ・か理解できた。 ・ションとは ・設計ができた。 ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ションとは ・ジョンとは ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	きる 解できる きる FPGAへの実 きる ができる きる いできる 実装と命令セ る 関解できる	装ができる		
授業の属 □ アクテ 必履修 授業計画	性・履修 ィブラーニ ] 3rdQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週 14週	授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビットート) 小テスト、まとめ レジスタ(カウン 制御部:PC, RC データパス部:レ 4ビットコンピュー キアクチャ(3)(演習 小テスト、まとめ 計算機COMETIIC アセンブリ言語CA	<ul> <li>スータ(2)(復習レポート)</li> <li>ユータ(2)(復習レポート)</li> <li>ヤ(6)(復習レポート)</li> <li>アションとFPGAへの</li> <li>の設計、演算アーキラク)の設計(演習レバークの</li> <li>ジスタ、セレクタ、</li> <li>ータの拡張(演習レバート)</li> <li>な(7)(演習・復習レポート)</li> <li>な(7)(演習・復習レポート)</li> <li>な(7)(復習レポート)</li> </ul>	ユータの発展 ペート) ト) D実装(演習レ テクチャ(5)(演 ポート) i習レポート) FA4の設計(演 ペート) ・ 令セットアーキ	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの 4ビット加 5回の講 レジスタ 4ビットコ チクチャが 5回の講 6 COMETII CASLIIの	ータの発展 型コンピコ キテクチャ シミュレー コンピロ の内ウンタ M, DECO セレクタ コンピューラ ブロアを のハードで アセンブ	まが理解できた。 ユータが理解できた。 かではまたができた。 ではまたができた。 ではまたができた。 のの設計ができた。 クの拡張からる。 クのが理解できた。 クタの下PGAできた。 では理解できた。 ファンドロールでは、 ファンドロール	きる 解できる きる FPGAへの実 きる ができる きる いできる 実装と命令セ る 関解できる	装ができる		
授業の属 □ アクテ 必履修 授業計画 後期	性・履修 ィブラーニ I 3rdQ 4thQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週 14週 15週 16週	授業内容 シラバスの説明( (1)(復習レボー) ノイマン型コンピ 制御アーキテクチ HA/FAのシミュレポート) 4ビットート) 小テスト、まとめ レジスタ(カウン 制御部:PC, RC データパス部:レ 4ビットコンピュー キアクチャ(3)(演習 小テスト、まとめ 計算機COMETIIC アセンブリ言語CA	ト) ユータ(2) (復習レポート ヤ(6) (復習レポート ・ーションとFPGAへの の設計、演算アーキ タ) の設計(演習レ M, DECの設計(演 ジスタ, セレクタ, ータの拡張(演習レオ ータのFPGA実装、命 望・復習レポート) な(7) (演習・復習レポ SLII(8) (復習レポ ミング(9) (復習レポ	ユータの発展 ペート) ト) D実装(演習レ テクチャ(5)(演 ポート) i習レポート) FA4の設計(演 ペート) ・ 令セットアーキ	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの 4ビット加 5回の講 レジスタ 4ビットコ チクチャが 5回の講 6 COMETII CASLIIの	ータの発展 型コンピコ キテクチャ シミュレー コンピロ の内ウンタ M, DECO セレクタ コンピューラ ブロアを のハードで アセンブ	まが理解できた。 ユータが理解できた。 かではまたができた。 ではまたができた。 ではまたができた。 のの設計ができた。 クの拡張からる。 クのが理解できた。 クタの下PGAできた。 では理解できた。 ファンドロールでは、 ファンドロール	きる 解できる きる FPGAへの実 きる ができる きる いできる 実装と命令セ る 関解できる	装ができる		
授業の属	性・履修 ィブラーニ I 3rdQ 4thQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週 14週 15週 16週	授業内容 シラバスの説明((1)(復習レボー) ノイマン型コンピ制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路(習レポート) 小テスト、まとめレジスタ(カウン制御部:PC,RC) ギータパスト、コンピュータパスト、まとがアクチャ(3)(演習小テスト、まとめ計算機COMETIIC アセンブリ言語で	ト) ユータ(2) (復習レポート ヤ(6) (復習レポート ・ーションとFPGAへの の設計、演算アーキ タ) の設計(演習レ M, DECの設計(演 ジスタ, セレクタ, ータの拡張(演習レオ ータのFPGA実装、命 望・復習レポート) な(7) (演習・復習レポ SLII(8) (復習レポ ミング(9) (復習レポ	ユータの発展 ペート) か) か) か) か) か) が() ボート) () () () () () () () () () () () () ()	週ごとの至 コンピュー ノイマン型 制御アー= HA/FAの 4ビット加 5回の講 レジスタ 4ビットコ チクチャが 5回の講 6 COMETII CASLIIの	ータの発展 型コンピコ キテクチャ シミュレー コンピロ の内ウンタ M, DECO セレクタ コンピューラ ブロアを のハードで アセンブ	まが理解できた。 ・が理解できたが理解できた。 ・が理解できた。 ・ションときまたできた。 ・ションのはいできた。 クののにはいる。 クののにはいる。 クタのできた。 クタるでは、 クタるでは、 フリミングが記	きる 解できる きる FPGAへの実 きる るができる きる 設計ができる 実装と命令セ る 解できる 跳できる	装ができる		
授業の属 □ アクテ 必履修 授業計画 後期	性・履修 ィブラーニ I 3rdQ 4thQ	上の区分 ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週 14週 15週 16週 15週	授業内容 シラバスの説明((1)(復習レポー!) ノイマン型コンピ制御アーキテクチ HA/FAのシミュレポート) 4ビット加算回路で習レボート) 小テスト、まとめレジスタ(カウン制御部:PC,RC) データパス部:レジス部:レジス部:レジス・サーンピューテクチャ(3)(演習小テスト、まとめ計算機COMETIIC アセンブリ言語CASLIIプログラミン学習内容と到近	ス) ユータ(2) (復習レポート ヤ(6) (復習レポート アーションとFPGAへの の設計、演算アーキラク) の設計(演習レイ の設計(演習レイ アータの拡張(演習レア アータの「FPGA実装、命名とは「(8) (復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート)	ユータの発展 ペート) ハ) の実装(演習レ デクチャ(5)(演 ポート) FA4の設計(演 パート) 「マセットアーキ パート)	週ごとの4 コンピュー ノイマン型 制御アー= HA/FAの3 4ビット加 5回の講 レジスタ, 4ビットコ 4ビッチャか 5回の講 COMETII CASLIIの CASLIIの	ータの発展 型コンピュ キテクチャ シミュ 四 内のウン 回 の内 ウ ロ シュー ション理解内容 ロ ハード ブログラ	まが理解できた。 ユータが理解できた。 かではまれができます。 できまれができます。 の設計ができます。 ののは張力の設計ができる。 タのの「アログラクタの「アログラクタの」 アクタの「アクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アログラクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの「アクタの」 アクタの アクタの アクタの アクタの アクタの アクタの アクタの アクタの	きる 解できる きる FPGAへの実 きる ができる 受計ができる ができる 実装と命令せる の解できる ができる	装ができる		
授業の属	性・履修 ィブラーニ 3rdQ 4thQ	上の区分ング 週 1週 2週 3週 4週 5週 6週 7週 8週 9週 10週 11週 12週 13週 14週 15週 16週 79 79 79 79 79 79 79	授業内容 シラバスの説明((1)(復習レボー) ノイマン型コンピ制御アーキテクチ HA/FAのシミュレポート) 4ビットルの算回路の習レポート) 小テスト、まとめレジスタ(カウン制御部:PC,RO データパス部:レジスタ(カウンピューチクチャ(3)(演習小テスト、まとの計算機COMETIIC アセンブリ言語で、CASLIIプログラミ 学習内容	ス) ユータ(2) (復習レポート ヤ(6) (復習レポート アーションとFPGAへの の設計、演算アーキラク) の設計(演習レタ)の設計(演習レダータの拡張(演習レプータのFPGA実装、命留・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート) な(7) (演習・復習レポート)	ユータの発展 ペート) ト) D実装(演習レ デクチャ(5)(演 ポート) FA4の設計(演 ペート) 令セットアーキ ポート) ート) ート)	週ごとの3 コンピュー ノイマン型 制御アー= HA/FAの3 4ビット加 5回の講 レジスタ, 4ビットコ 4ビッチャか 5回の講 COMETII CASLIIの CASLIIの	ータの発展 型コンピュ キテクチャ シミュレー 1算の内ウンタ (カ, DECa セレューランピエーラン 第のハードリファプログラ	まが理解できた。 ・が理解できた。 ・が理解できた。 ・ションとはできた。 ・ションの設計ができた。 ・ジョの設計ができた。 クタのFPGAできた。 シリニングが記しまた。 間でのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでのデーローでは、またのでは、ま	きる 解できる きる FPGAへの実 きる ができる きる 設計ができる 実装と命令セ る 解できる 解できる	装ができる		

		メモリシステム きる。	メモリシステムを実現するために考案された主要な技術を記 きる。			
		入出力を実現す	入出力を実現するために考案された主要な技術を説明できる。			
評価割合						
	定期試験		小テスト	合計		
総合評価割合 50		20	30	100	100	
基礎的能力 50		20	30	100		