

鈴鹿工業高等専門学校		開講年度	平成30年度 (2018年度)		授業科目	ディジタル回路	
科目基礎情報							
科目番号	0067		科目区分		専門 / 必修		
授業形態	授業		単位の種別と単位数		履修単位: 1		
開設学科	電気電子工学科		対象学年		5		
開設期	前期		週時間数		2		
教科書/教材	教科書：「ディジタル電子回路 -集積回路化時代の-」 藤井 信生著（オーム社）参考書：「トランジスタ回路入門講座5 デジタル回路の考え方」雨宮・小柴監修，清水・曽和共著（オーム社）						
担当教員	近藤 一之						
到達目標							
各種のフリップフロップの動作を理解し説明でき，フリップフロップの応用であるレジスタ，シフトレジスタ，カウンタなどの順序回路の動作を理解し，これらの回路の解析と実現ができ，さらに，TTL，CMOS集積回路の構造も理解し説明できる。							
ルーブリック							
		理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安	
評価項目1		レジスタ，シフトレジスタ，カウンタなどの順序回路の動作を理解し，応用回路の説明ができる。		レジスタ，シフトレジスタ，カウンタなどの順序回路の動作を理解し，基本回路の説明ができる。		レジスタ，シフトレジスタ，カウンタなどの順序回路の動作を理解し，基本回路の説明ができない。	
評価項目2		順序回路の動作を理解し，これらの応用回路の設計ができる。		順序回路の動作を理解し，これらの基本回路の設計ができる。		順序回路の動作を理解し，これらの基本回路の設計ができない。	
評価項目3		TTL，CMOS集積回路の構造を理解し，完璧に説明できる。		TTL，CMOS集積回路の構造を理解し，基本事項を説明できる。		TTL，CMOS集積回路の構造を理解し，基本事項を説明できない。	
学科の到達目標項目との関係							
教育方法等							
概要		4年次のディジタル回路の続きとして開設する科目であり，既に習得した論理関数，真理値表などの知識を用いて，レジスタ，シフトレジスタ，カウンタなどの順序回路を理解する。また集積回路であるTTL，CMOS回路の構造と動作原理についても理解する。					
授業の進め方・方法		・すべての内容は，学習・教育到達目標(B)＜専門＞およびJABEE基準1(2)(d)(2)aに対応する。 ・授業は講義形式で行う。講義中は集中して聴講する。 ・「授業計画」における各週の「到達目標」はこの授業で習得する「知識・能力」に相当するものとする。					
注意点		〈到達目標の評価方法と基準〉下記授業計画の「到達目標」を網羅した問題を中間試験および定期試験で出題し，目標の達成度を評価する。各到達目標に関する重みは同じである。合計点の60%の得点で，目標の達成を確認できるレベルの試験を課す。 〈学業成績の評価方法および評価基準〉前期中間・前期末の2回の試験の平均点で評価する。前期中間試験については，60点に達していない者には再試験を実施する。再試験の点数に0.9を乗じた成績が前期中間試験の成績を上回った場合には，60点を上限として再試験の成績で置き換える。 〈単位修得要件〉学業成績で60点以上を取得すること。 〈あらかじめ要求される基礎知識の範囲〉4年次までに学習した電子回路とディジタル回路の基礎知識の習得が必要である。 〈レポート等〉理解を深めるため，必要に応じて演習課題等を与える。 〈備考〉教科書に問や演習問題が多くある。各自復習でこれらの問題を解くこと。数多くの演習問題に取り組むことが，実力をつけるための一番の近道である。本教科は後に学習する応用電子回路論（専攻科）の基礎となる教科である。					
授業計画							
		週	授業内容		週ごとの到達目標		
前期	1stQ	1週	フリップフロップの応用		1. 各種のフリップフロップの動作原理が説明できる。		
		2週	順序回路（状態遷移表と状態遷移図）		2. 状態遷移表と状態遷移図について説明できる。		
		3週	順序回路（状態遷移関数と出力関数の求め方）		3. 状態遷移関数と出力関数の求め方について説明できる。		
		4週	順序回路の実現（D－FFを用いる方法）		4. D－FFを用いた順序回路の実現方法について説明できる。		
		5週	順序回路の実現（JK－FFを用いる方法）		5. JK－FFを用いた順序回路の実現方法について説明できる。		
		6週	D／A変換，A／D変換の動作原理		6. 具体的なD／A変換，A／D変換の動作について説明できる。		
		7週	復習・演習問題		これまでに学習した内容を説明できる。		
		8週	中間試験		これまでに学習した内容を説明し，諸量を求めることができる。		
	2ndQ	9週	集積化基本ゲート（DTLからTTLへ）		7. 集積化基本ゲートについて説明できる。		
		10週	基本TTLの概要，基本TTLの問題点		8. 基本TTLの概要，基本TTLの問題点を説明できる。		
		11週	標準TTL		9. 標準TTLの動作を説明できる。		
		12週	シュートキTTL，TTLによるNORとNOT		10. シュートキTTL，TTLによるNORとNOTの動作を説明できる。		
		13週	TTLの入出力特性，ファンアウト，nMOS論理ゲート		11. TTLの入出力特性，ファンアウト，nMOS論理ゲートを説明できる。		
		14週	CMOS論理ゲート，ラッチアップ，寄生容量		12. CMOS論理ゲート，ラッチアップ，寄生容量を説明できる。		
		15週	オープンコレクタ，ワイヤードOR，集積回路の構造		13. オープンコレクタ，ワイヤードOR，集積回路の構造を説明できる。		
		16週					
モデルコアカリキュラムの学習内容と到達目標							
分類	分野	学習内容	学習内容の到達目標			到達レベル	授業週

評価割合							
	試験	課題	相互評価	態度	発表	その他	合計
総合評価割合	100	0	0	0	0	0	100
配点	100	0	0	0	0	0	100