

| | | | | |
|---------------|--------------|----------------|---------|--------------|
| 奈良工業高等専門学校 | 開講年度 | 令和02年度(2020年度) | 授業科目 | コンピュータ援用論理設計 |
| 科目基礎情報 | | | | |
| 科目番号 | 0064 | 科目区分 | 専門 / 必修 | |
| 授業形態 | 講義 | 単位の種別と単位数 | 学修単位: 2 | |
| 開設学科 | 情報工学科 | 対象学年 | 4 | |
| 開設期 | 前期 | 週時間数 | 2 | |
| 教科書/教材 | 適宜配布する | | | |
| 担当教員 | 山口 賢一, 岩田 大志 | | | |

到達目標

- (1) Verilog HDLによる設計および検証の手法を習得する。
- (2) Verilog HDLによるCPUのシミュレーションを行い、その構造と動作が理解できること。
- (3) LSI設計フローについて理解し、説明できること。
- (4) LSI設計の各フェーズについて理解し、説明できること。

ループリック

| | 理想的な到達レベルの目安 | 標準的な到達レベルの目安 | 未到達レベルの目安 |
|-------|------------------------------------|---------------------------------|----------------------------------|
| 評価項目1 | Verilog HDLによる設計および検証の手法を理解し説明できる。 | Verilog HDLによる設計および検証の手法を理解できる。 | Verilog HDLによる設計および検証の手法を理解できない。 |
| 評価項目2 | LSI設計フローについて理解し、説明できる。 | LSI設計フローについて理解できる。 | LSI設計フローについて理解できない。 |

学科の到達目標項目との関係

準学士課程（本科1～5年）学習教育目標（2）

JABEE基準(d-1) JABEE基準(d-2b)

システム創成工学教育プログラム学習・教育目標 B-2 システム創成工学教育プログラム学習・教育目標 D-1

教育方法等

| | |
|-----------|--|
| 概要 | ハードウェア記述言語 Verilog HDL を用いた回路の基礎的記述法を習得した後、モデルコンピュータを例として取り上げ、CPU の設計法を学ぶ。 |
| 授業の進め方・方法 | Verilog HDLによる設計演習を行い、コンピュータを用いた基本的な回路の設計方法を習得する。 |
| 注意点 | <p>関連科目 デジタル回路、論理回路I,II、コンピュータアーキテクチャと関連する。</p> <p>学習指針 集積回路技術の進歩により、計算機（コンピュータ）は高性能化・高機能化し、その応用分野はますます広がっている。 特に近年、携帯用の情報通信端末が急速に普及したことによると、コンピュータの小型化・低消費電力化を可能とする設計手法は重要な課題である。 本講義では、演習を通じたコンピュータの設計手法の習得を目指す。</p> <p>自己学習 学習した内容をレポートにまとめるなどを要求するので、授業時間外に取り組んでおくこと。 目標を達成するためには、授業以外にも予習復習を怠らないこと。 特に、VerilogHDLを用いた回路の記述法では、予習だけでなく、授業で習った内容が確実に利用できるよう、復習を欠かさないこと。</p> |

学修単位の履修上の注意

事前学習について：論理回路I, II、プログラミング系科目で学習した内容が定着するように、事前に復習をしておくこと。また、予め配布された資料等を用いて理解できるところ、理解できないところを明らかにしておくこと。

事後学習について：講義で指定された課題に取り組み、設定された期日までにレポートを作成して提出すること。

授業計画

| | 週 | 授業内容 | 週ごとの到達目標 |
|------|-----|--------------------|---|
| 前期 | 1週 | ガイダンス、準備、組合せ回路設計 1 | 授業で必要となるソフトウェアの設定を行うことができる。 半加算器、テストベンチを作成できる。 |
| | 2週 | 組合せ回路設計 2 | 全加算器、並列加算器、テストベンチを作成できる。 |
| | 3週 | 組合せ回路設計 3 | ALU回路の仕様策定を理解することができる。 |
| | 4週 | 組合せ回路設計 4 | セレクタ、コンパレータなどを作成、検証できる。 |
| | 5週 | 組合せ回路設計 5 | ALU回路、テストベンチを作成できる。 |
| | 6週 | 組合せ回路設計 6 | デコーダ、パレルシフタを作成、検証できる。 |
| | 7週 | 組合せ回路設計 7 | モジュールを組合わせた回路設計について理解する。 |
| | 8週 | 前期中間試験 | 組合せ回路設計と検証ができる。 |
| 2ndQ | 9週 | 順序回路設計 1 | 順序回路基本要素を作成、検証できる。 |
| | 10週 | CPUの設計 1 | モデルコンピュータ、命令の実行制御方式を理解する。 |
| | 11週 | CPUの設計 2 | アーキテクチャ、命令の実行制御方式を理解する。 |
| | 12週 | 順序回路設計 2 | 有限状態機械を用いた順序回路を設計できる。 |
| | 13週 | CPUの設計 3 | モデルコンピュータを設計、検証できる。 |
| | 14週 | 順序回路設計 3 | モジュールを組合わせた順序回路設計について理解する。 |
| | 15週 | 前期末考査 | 与えられた仕様を満たす回路を正しく設計、検証できる。 |
| | 16週 | 試験返却 | 間違ったポイントを正しく理解しながらおさることができる。 |

モデルコアカリキュラムの学習内容と到達目標

| 分類 | 分野 | 学習内容 | 学習内容の到達目標 | 到達レベル | 授業週 |
|----|----|------|-----------|-------|-----|
|----|----|------|-----------|-------|-----|

| | | | | | |
|-------|----------|---------|---|---|--------|
| | | | 代入や演算子の概念を理解し、式を記述できる。 | 3 | 前1 |
| | | | プロシージャ(または、関数、サブルーチンなど)の概念を理解し、これらを含むプログラムを記述できる。 | 3 | 前1 |
| | | | 変数の概念を説明できる。 | 2 | 前1 |
| | | | データ型の概念を説明できる。 | 2 | 前3 |
| | | | 制御構造の概念を理解し、条件分岐を記述できる。 | 2 | 前4 |
| | | | 制御構造の概念を理解し、反復処理を記述できる。 | 2 | 前4 |
| | | | 与えられた問題に対して、それを解決するためのソースプログラムを記述できる。 | 2 | 前13 |
| | | プログラミング | ソフトウェア生成に必要なツールを使い、ソースプログラムをコードモジュールに変換して実行できる。 | 2 | 前13 |
| | | | 与えられたソースプログラムを解析し、プログラムの動作を予測することができる。 | 2 | 前13 |
| | | | 主要な言語処理プロセッサの種類と特徴を説明できる。 | 2 | 前13 |
| | | | ソフトウェア開発に利用する標準的なツールの種類と機能を説明できる。 | 2 | 前13 |
| | | | プログラミング言語は計算モデルによって分類されることを説明できる。 | 2 | 前13 |
| | | | 主要な計算モデルを説明できる。 | 2 | 前13 |
| | | | 要求仕様に従って、標準的な手法により実行効率を考慮したプログラムを設計できる。 | 4 | 前13 |
| | | | 要求仕様に従って、いずれかの手法により動作するプログラムを設計することができる。 | 4 | 前13 |
| | | | 要求仕様に従って、いずれかの手法により動作するプログラムを実装することができる。 | 4 | 前13 |
| | | | 要求仕様に従って、標準的な手法により実行効率を考慮したプログラムを実装できる。 | 4 | 前13 |
| 専門的能力 | 分野別の専門工学 | 情報系分野 | アルゴリズムの概念を説明できる。 | 4 | 前13 |
| | | | 与えられたアルゴリズムが問題を解決していく過程を説明できる。 | 4 | 前13 |
| | | | 同一の問題に対し、それを解決できる複数のアルゴリズムが存在しうることを説明できる。 | 4 | 前13 |
| | | | 整列、探索など、基本的なアルゴリズムについて説明できる。 | 4 | 前13 |
| | | | 時間計算量によってアルゴリズムを比較・評価できることを説明できる。 | 4 | 前13 |
| | | | 領域計算量などによってアルゴリズムを比較・評価できることを説明できる。 | 4 | 前13 |
| | | | コンピュータ内部でデータを表現する方法(データ構造)にはバリエーションがあることを説明できる。 | 4 | 前13 |
| | | | 同一の問題に対し、選択したデータ構造によってアルゴリズムが変化しうることを説明できる。 | 4 | 前13 |
| | | | リスト構造、スタック、キュー、木構造などの基本的なデータ構造の概念と操作を説明できる。 | 4 | 前13 |
| | | | リスト構造、スタック、キュー、木構造などの基本的なデータ構造を実装することができる。 | 4 | 前13 |
| | | | ソフトウェアを中心としたシステム開発のプロセスを説明できる。 | 4 | 前6,前13 |
| | | | ソースプログラムを解析することにより、計算量等のさまざまなおきから評価できる。 | 4 | 前6 |
| | | | 同じ問題を解決する複数のプログラムを計算量等の観点から比較できる。 | 4 | 前6 |
| | | 計算機工学 | 整数・小数をコンピュータのメモリ上でデジタル表現する方法を説明できる。 | 4 | 前3 |
| | | | 基底が異なる数の間で相互に変換できる。 | 4 | 前3 |
| | | | 整数を2進数、10進数、16進数で表現できる。 | 4 | 前3 |
| | | | 小数を2進数、10進数、16進数で表現できる。 | 4 | 前3 |
| | | | 基本的な論理演算を行うことができる。 | 4 | 前2 |
| | | | 基本的な論理演算を組合せて、論理関数を論理式として表現できる。 | 4 | 前2 |
| | | | 論理式の簡単化の概念を説明できる。 | 4 | 前2 |
| | | | 簡単化の手法を用いて、与えられた論理関数を簡単化することができる。 | 4 | 前2 |
| | | | 論理ゲートを用いて論理式を組合せ論理回路として表現することができる。 | 5 | 前2 |
| | | | 与えられた組合せ論理回路の機能を説明することができる。 | 5 | 前2 |
| | | | 組合せ論理回路を設計することができる。 | 5 | 前2 |
| | | | フリップフロップなどの順序回路の基本素子について、その動作と特性を説明することができる。 | 5 | 前9 |
| | | | レジスタやカウンタなどの基本的な順序回路の動作について説明できる。 | 5 | 前9 |
| | | | 与えられた順序回路の機能を説明することができる。 | 4 | 前9 |
| | | | 順序回路を設計することができる。 | 5 | 前9 |

| | | | | | |
|--|------------|--|---|---|-----|
| | | | コンピュータを構成する基本的な要素の役割とこれらの間でのデータの流れを説明できる。 | 4 | 前11 |
| | | | プロセッサを実現するために考案された主要な技術を説明できる。 | 4 | 前11 |
| | | | メモリシステムを実現するために考案された主要な技術を説明できる。 | 4 | 前11 |
| | | | 入出力を実現するために考案された主要な技術を説明できる。 | 4 | 前11 |
| | | | コンピュータアーキテクチャにおけるトレードオフについて説明できる。 | 4 | 前11 |
| | | | ハードウェア記述言語など標準的な手法を用いてハードウェアの設計、検証を行うことができる。 | 5 | 前15 |
| | | | 要求仕様に従って、標準的なプログラマブルデバイスやマイコンを用いたシステムを構成することができる。 | 4 | 前15 |
| | コンピュータシステム | | ネットワークコンピューティングや組込みシステムなど、実用に供せられているコンピュータシステムの利用形態について説明できる。 | 4 | 前15 |
| | | | 集中処理システムについて、それぞれの特徴と代表的な例を説明できる。 | 4 | 前15 |
| | | | 分散処理システムについて、特徴と代表的な例を説明できる。 | 4 | 前15 |
| | | | システム設計には、要求される機能をハードウェアとソフトウェアでどのように実現するかなどの要求の振り分けやシステム構成の決定が含まれることを説明できる。 | 3 | 前15 |
| | | | ユーザの要求に従ってシステム設計を行ラプロセスを説明することができる。 | 3 | 前15 |

評価割合

| | 試験 | レポート | 合計 |
|---------|----|------|-----|
| 総合評価割合 | 50 | 50 | 100 |
| 基礎的能力 | 0 | 0 | 0 |
| 専門的能力 | 50 | 50 | 100 |
| 分野横断的能力 | 0 | 0 | 0 |