

津山工業高等専門学校		開講年度	令和02年度 (2020年度)		授業科目	電子情報回路設計	
科目基礎情報							
科目番号	0129		科目区分		専門 / 選択		
授業形態	講義		単位の種別と単位数		学修単位: 2		
開設学科	総合理工学科(電気電子システム系)		対象学年		5		
開設期	前期		週時間数		2		
教科書/教材	教科書：兼田護「V H D L によるデジタル電子回路設計」（森北出版）／参考書：堀桂太郎「図解 V H D L 実習 第2版」（森北出版）						
担当教員	前原 健二						
到達目標							
学習目的：身の回りの多くの電子機器で使用されているマイコンなど高速・大規模デジタル回路システムを要求する社会に答える技術の育成を目指し、デジタル回路の設計を通してデジタル回路システムを学習する。							
到達目標： 1. デジタル表現されたデータを処理する原理を理解し、説明できる。 2. 簡単な組合せ論理回路や順序回路の説明や設計ができる。 3. ハードウェア記述言語を用いた設計やシミュレーションができる。							
ルーブリック							
	優	良	可	不可			
評価項目1	デジタル表現されたデータを処理する原理を理解し、各種の手法を説明できる。	デジタル表現されたデータを処理する原理を理解し、手法を概ね説明できる。	デジタル表現されたデータを処理する原理を理解し、簡単な回路の処理手法を説明できる。	デジタル表現されたデータを処理する原理や手法を説明できない。			
評価項目2	簡単な組合せ論理回路や順序回路の説明や設計が自由にできる。	簡単な組合せ論理回路や順序回路の説明や設計が概ねできる。	簡単な組合せ論理回路や順序回路の説明や設計が教科書等を見ればできる。	簡単な組合せ論理回路や順序回路の説明や設計ができない。			
評価項目3	ハードウェア記述言語を用いた設計やシミュレーションが自由にできる。	ハードウェア記述言語を用いた設計やシミュレーションが概ねできる。	ハードウェア記述言語を用いた設計やシミュレーションが説明資料を見ればできる。	ハードウェア記述言語を用いた設計やシミュレーションができない。			
学科の到達目標項目との関係							
3							
教育方法等							
概要	一般・専門の別：専門 学習の分野：情報・制御 必修・必履修・履修選択・選択の別：必履修 基礎となる学問分野：情報科学、情報工学／計算機システム 学習教育目標との関連：本科目は総合理工学科の学習目標「③基盤となる専門性の深化」のための科目である。 技術者教育プログラムとの関連：本科目が主体とする学習・教育到達目標は「（A）技術に関する基礎知識の深化，A－2：「電気・電子」，「情報・制御」に関する専門分野の知識を修得し、説明できること」である。 授業の概要：デジタル回路の基礎および設計法の学習から始め、現代の設計の主流であるハードウェア記述言語を用いた設計を通して、各種のデジタル制御回路を学習していく。単なる知識の勉強ではなく、集積回路設計ツールを用いて設計を体験しながらデジタル処理を学習していく。						
授業の進め方・方法	授業の方法：1 週 2 単位時間（9 0 分）で前期に開講する。教科書によるデジタル回路および設計法の勉強とともに、集積回路設計ツールを用いた設計演習を通して回路設計とシミュレーションを体験しながらデジタル処理回路を学習する。授業時間外学習として、設計課題や章末問題、課題調査にも取り組む。 成績評価方法：2 回の定期試験の結果をそれぞれ同等に評価する（50％）。試験では教科書の持込を許可する。授業においては演習や実習、レポート課題などを課し、その結果を評価する（5 0 ％）。成績が 6 0 点未満の人には特別補習期間に再試験を行い、試験点を再計算して 6 0 点まで成績を変更することがある。						
注意点	履修上の注意：本科目は「授業時間外の学習を必修とする科目」である。1 単位あたり授業時間として 1 5 単位時間開講するが、これ以外に 3 0 単位時間の学習が必修となる。これらの学習については担当教員の指示に従うこと。 履修のアドバイス：内容はデジタル回路設計という高度な内容であるが、実習体験を通して最先端の設計法とデジタル処理の方法を感じ取ってもらうことが主眼である。毎回、内容を見返して復習するとともに、課題をこなして次回の授業始めに提出すること。情報系科目に興味のある人に履修を勧める。 基礎科目：情報リテラシー（1年）、デジタル工学（3）、電子情報回路（4）、電気電子システム工学実験（4）など 関連科目： 受講上のアドバイス：事前に教科書に目を通し、授業や実習、授業時間外学習に積極的に取り組もう。遅刻は 1 0 分までとし、遅刻の回数が多い場合は、警告を行った後、欠課扱いとする。						
授業計画							
		週	授業内容		週ごとの到達目標		
前期	1stQ	1週	講義の概要、アナログとデジタル 【授業時間外の学習】アナログとデジタル		授業内容と全体の流れを知る。デジタルの基礎を理解する。 【授業時間外の学習】デジタルの基礎を理解する。		
		2週	数値表現 【授業時間外の学習】補数による演算		2の補数演算を理解する。 【授業時間外の学習】章末問題を解くことで、論理演算と進数変換の仕組みを用いて基本的な演算ができる。		
		3週	デジタル回路の生成、PLD、自動設計、設計ツール 【授業時間外の学習】自動設計とカスタム設計の設計過程の違いと特徴、FPGA		デジタル回路の生成、FPGAの構成と特徴、自動設計とカスタム設計の流れと特徴を理解する。 【授業時間外の学習】課題をまとめ、理解する。		

		4週	デジタル回路の生成, PLD, 自動設計, 設計ツール 【授業時間外の学習】自動設計とカスタム設計の設計過程の違いと特徴, FPGA	ディジタル回路の生成, FPGAの構成と特徴, 自動設計とカスタム設計の流れと特徴を理解する。 【授業時間外の学習】課題をまとめ, 理解する。
		5週	コンピュータの構成, 命令サイクル 【授業時間外の学習】CPUの基本構成と動作	コンピュータのハードウェアに関する基礎的な知識を活用できる。 【授業時間外の学習】CPUの基本構成と動作を理解する。
		6週	簡易CPUの構成と命令 【授業時間外の学習】簡易CPUの構成と命令	コンピュータのハードウェアに関する基礎的な知識を活用できる。 【授業時間外の学習】CPUの基本構成と動作を理解する。
		7週	VHDL記述, ISEの使用法 【授業時間外の学習】VHDL記述, ISEの使用法	ISEを用いた回路設計とシミュレーションの手順を覚える。 【授業時間外の学習】半加算器の課題に取り組み回路設計やツールに慣れる。
		8週	前期中間試験	
	2ndQ	9週	前期中間試験の返却と解答解説, 階層記述, 全加算器, 多ビット信号 【授業時間外の学習】階層設計による全加算器の設計とシミュレーション	ISEを用いた回路設計とシミュレーションの手順を覚える。階層設計, 多ビット信号の扱いを理解する。 【授業時間外の学習】課題に取り組み回路設計やツールに慣れる。
		10週	補数による演算の復習と加減算器の設計 【授業時間外の学習】加減算器の設計	演算処理の方法とその回路実現法を理解する。 【授業時間外の学習】課題に取り組み, 回路設計やツールに慣れる。
		11週	加減算器の設計 【授業時間外の学習】加減算器の設計	演算処理の方法とその回路実現法を理解する。 【授業時間外の学習】課題に取り組み, 回路設計やツールに慣れる。
		12週	process文, if文やcase文によるデコーダの設計 【授業時間外の学習】デコーダの設計	process文, if文, case文を理解して, 条件処理の設計が行える。 【授業時間外の学習】真理値表に基づいた設計ができる。
		13週	状態遷移, 順序回路の記述, BCDカウンタ 【授業時間外の学習】BCDカウンタの設計	状態遷移, ステートに基づいた順序回路の設計を理解する。 【授業時間外の学習】ステートに基づいた設計ができる。
		14週	BCDカウンタ 【授業時間外の学習】シーケンサの設計	状態遷移, ステートに基づいた順序回路の設計を理解する。 【授業時間外の学習】ステートに基づいた設計ができる。
		15週	(前期末試験)	
		16週	前期末試験の返却と解答解説	

モデルコアカリキュラムの学習内容と到達目標

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	分野別の専門工学	電気・電子系分野	電子回路	利得、周波数帯域、入力・出力インピーダンス等の増幅回路の基礎事項を説明できる。	3	
				トランジスタ増幅器のバイアス供給方法を説明できる。	3	
				演算増幅器の特性を説明できる。	3	
				演算増幅器を用いた基本的な回路の動作を説明できる。	3	
				発振回路の特性、動作原理を説明できる。	3	
				変調・復調回路の特性、動作原理を説明できる。	3	

評価割合

	試験	演習・実習, 課題	合計
総合評価割合	50	50	100
基礎的能力	0	0	0
専門的能力	50	50	100
分野横断的能力	0	0	0