

徳山工業高等専門学校		開講年度	平成31年度 (2019年度)		授業科目	情報電子工学専攻総合実験	
科目基礎情報							
科目番号	0002			科目区分	専門 / 必修		
授業形態	実験			単位の種別と単位数	学修単位: 2		
開設学科	情報電子工学専攻			対象学年	専1		
開設期	後期			週時間数	2		
教科書/教材							
担当教員	重村 哲至						
到達目標							
1. 製作すべき製品をよく理解し、効率の良い設計ができる。 2. 効率的に実装できる。 3. 実験の完遂までの過程を通して、ものづくりに必要な態度と洞察力を身に付ける。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
1. 製作すべき製品をよく理解し、効率の良い設計ができる。	効率の良い合理的な設計ができる。			設計ができる。		設計できない。	
2. 効率的に実装できる。	完成させるだけでなく、十分なテストができる。			実装を完成できる。		実装を完成できない。	
3. 実験の完遂までの過程を通して、ものづくりに必要な態度と洞察力を身に付ける。	設計・実装を順序立て行い、更に良い製品・実装手順を考察できる。			設計・実装を順序立て行うことができる。		設計と実装の区別ができない。	
学科の到達目標項目との関係							
教育方法等							
概要	情報電子工学における理論を具現化する手法を実験を通じて体験することで、基礎的知識の確認と総合的な理解を深めることを目指す。 ここでは、ハードウェア記述言語（VHDL）を用いた計算機システムの中核部分の作成を一連の実験テーマとして挙げ、実際に回路を実装する過程を通じ、ものづくりの意義とそこに求められる態度を体感してもらう。 併せて、実験手法と課題の解決手法について理解する。						
授業の進め方・方法	与えられたテーマに対する実験の計画、実験手法の考察、実験の遂行、データの解析、成果レポートのまとめという一連の作業を進める。 なお、実験の計画には、与えられたテーマの実験順を各自で立案することも含む。 また、実験の遂行とデータ解析を行い、実験の計画、実験手法の考察を成果レポートにまとめ担当教員に提出する。 計画、設計、実装、設計レビュー会の準備、成果レポートの作成に 3 0 時間程度の時間外学習を要する。						
注意点							
授業計画							
後期	3rdQ	週	授業内容		週ごとの到達目標		
		1週	実験の概要、作成するTeC-CPUと従来のTeC-CPUの解説		1. 新しく設計するTeC-CPUの設計目標を説明できる。 2. 従来のTeC-CPUのデータバスと制御手順を説明できる。 3. 機械語命令をマイクロ操作で組立てることができる。		
		2週	データバス設計（1）		1. FPGA上で使用できるRAMの仕様を説明できる。 2. 効率の良いTeC-CPUのデータバスを考察できる。		
		3週	データバス設計（2）		1. 新しいTeC-CPUのデータバス設計を完成できる。 2. 自分で設計できない場合は教員の設計したものを理解し説明できる。		
		4週	設計レビュー会 設計の詳細化		1. 自分が採用したTeC-CPUのデータバスを説明できる。 2. 他の学生が設計したTeC-CPUのデータバスを理解し疑問点や改善点を議論できる。 3. 自分が採用した設計について指摘された改善点を取り入れ、更に、制御信号を書き加え設計を詳細化する。		
		5週	ステートマシン設計（1）		1. 自分の採用したデータバスで機械語命令を実行するためのマイクロ操作列を決めることができる。		
		6週	ステートマシン設計（2）		1. 各命令のマイクロ操作列を集め、命令フェッチから始まる全体の列をイメージできる。 2. 1. をステートマシン図で表現できる。		
		7週	設計レビュー会		1. 自分が採用したTeC-CPUの制御手順を説明できる。 2. 他の学生が設計したTeC-CPUの制御手順を理解し疑問点や改善点を議論できる。 3. 自分が採用した設計について指摘された改善点を取り入れ設計を詳細化する。		
	8週	VHDLと開発環境、データバス実装（1）		1. 本科4年生で使用した開発環境とVHDLを思い出す。 2. VHDLを用いてデータバスを記述できる。			
	4thQ	9週	データバス実装（2）		1. VHDLを用いてデータバスの記述を完成できる。		
		10週	ステートマシン実装（1）		1. ステートマシンを実現する順序回路の構造を説明できる。		
		11週	ステートマシン実装（2）		1. ステートマシンを実現する順序回路をVHDLで記述できる。		
		12週	テスト（1）		1. 適切なテスト項目を決めることができる。		
		13週	テスト（2）		1. 手順を決めテストができる。 2. テスト結果から設計・実装の変更ができる。		
14週		レポート、プレゼン作成		1. 適切なレポートを作成できる。 2. 適切なプレゼン資料を作成できる。			

		15週	成果発表会	1. 自分の設計・実装・テストについて分かりやすく説明できる。 2. 他の学生のプレゼンを理解し適切な議論ができる。			
		16週	後片付け				
モデルコアカリキュラムの学習内容と到達目標							
分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週	
分野横断的能力	態度・志向性(人間力)	態度・志向性	態度・志向性	チームで協調・共同することの意義・効果を認識している。	3		
	総合的な学習経験と創造的思考力	総合的な学習経験と創造的思考力	総合的な学習経験と創造的思考力	要求に適合したシステム、構成要素、工程等の設計に取り組むことができる。	3		
				課題や要求に対する設計解を提示するための一連のプロセス(課題認識・構想・設計・製作・評価など)を実践できる。	3		
				提案する設計解が要求を満たすものであるか評価しなければならないことを把握している。	3		
評価割合							
	レポート	発表	完成度	態度	ポートフォリオ	その他	合計
総合評価割合	40	20	40	0	0	0	100
基礎的能力	0	0	0	0	0	0	0
専門的能力	40	0	30	0	0	0	70
分野横断的能力	0	20	10	0	0	0	30