

香川高等専門学校		開講年度	令和04年度 (2022年度)		授業科目	デジタル回路Ⅱ	
科目基礎情報							
科目番号	4114			科目区分	専門 / 必修		
授業形態	授業			単位の種別と単位数	履修単位: 2		
開設学科	情報工学科 (2019年度以降入学者)			対象学年	3		
開設期	通年			週時間数	2		
教科書/教材	プリント配布						
担当教員	宮崎 貴大						
到達目標							
1. CPUを構成する様々な装置について理解している。 2. プログラムのレジスタトランスファーレベルでの動作を理解している。 3. 制御信号の意味や役割を理解し、制御信号を生成する回路を示すことができる。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
評価項目1	組み合わせ回路を設計できる			特定の組み合わせ回路を理解している		特定の組み合わせ回路を理解できない	
評価項目2	順序回路を設計できる			特定の順序回路を理解している		特定の順序回路を理解できない	
評価項目3	計算機の基本動作を理解し、制御信号生成回路を設計できる			計算機の基本動作を理解している		計算機の基本動作を理解できない	
学科の到達目標項目との関係							
教育方法等							
概要	1. デジタル回路1の復習と乗算回路やALUなど新しい装置について学ぶ。 2. CPUの構成、メモリや入出力装置との関係を学び、レジスタトランスファーレベルにおける動作を理解するためのマイクロ命令を学ぶ。 3. マイクロ命令と時間から制御信号を生成する方法を学ぶ。						
授業の進め方・方法	資料を使った講義と演習問題を中心に理解を深める。また、レポート課題等によって内容の定着を確認する。						
注意点	オフィスアワー 月曜日 16:00～17:00						
授業の属性・履修上の区分							
☐ アクティブラーニング		☐ ICT 利用		☐ 遠隔授業対応		☐ 実務経験のある教員による授業	
授業計画							
		週	授業内容		週ごとの到達目標		
前期	1stQ	1週	ガイダンス, 加減算		加算, 補数加算の仕組みを理解している。 D2:1-3, E2:1		
		2週	加減算回路		HA, FA, 加減算制御信号から加減算回路を構成できる。 D2:1-3, E2:1		
		3週	桁上げ先見加算回路, 比較器, デコーダ		桁上げ先見加算回路, 比較器, デコーダの動作を理解している。 D2:1-3, E2:1		
		4週	nビット直列加算器		直列加算回路の動作を理解している。 D2:1-3, E2:1		
		5週	nビット2進乗算器		シフトを利用した乗算回路の動作を理解している。 D2:1-3, E2:1		
		6週	ALUと状態レジスタ		ALUの構成と制御信号の役割を理解し、演算結果の状態を表す状態フラグの意味を理解している。 D2:1-3, E2:1		
		7週	まとめと復習				
		8週	前期中間試験				
	2ndQ	9週	論理素子の利用方法		AND素子やOR素子, 排他的論理和素子が論理関数としてだけではなく、その性質を利用した使い方を理解できる。 D2:1-3, E2:1		
		10週	FFの分類と設計上の注意		ポジティブとネガティブ, レベルトリガとエッジトリガの違いを理解している。素子の遅延により論理関数とは異なる動作を行うことがあることを理解し、それを防ぐための方法を知っている。 D2:1-3, E2:1		
		11週	FF		各種FFの動作と構成方法を理解している。 D2:1-3, E2:1		
		12週	シフトレジスタ		算術論理シフトレジスタの構成と算術論理制御信号の利用方法を理解している。 D2:1-3, E2:1		
		13週	順序回路の構成		回路の目的から状態遷移表やコード化が行え、特性方程式から応用方程式や入力方程式を求めて回路を構成できる。 D2:1-3, E2:1		
		14週	非同期式カウンタ		非同期式カウンタを構成できる。 D2:1-3, E2:1		
		15週	メモリの構成と動作		メモリの種類や読み出し, 書き込みの仕組みを知っている。 D2:3		
		16週	まとめと復習				
後期	3rdQ	1週	CPUの構成要素		CPU内の様々なレジスタやその役割を知っている。 D2:3		
		2週	プログラム実行の流れ		レジスタトランスファーレベルにおける命令がメモリから読み出された後のCPU内部の流れを知っている。 D2:3		

		3週	命令の構造とアドレッシング	機械命令の構造と各部の意味を理解している。 D2:3 命令を実行する際に必要となるオペランドの各種指定方法を知っている。
		4週	命令デコード回路 タイミング信号の生成	命令の種類を判断するデコード回路の構成を理解している。 D2:3 制御信号を有効にするかどうかを決める要素であるタイミング信号の生成方法を知っている
		5週	簡単な計算機の構成	演算回路を持たない簡単な計算機の構成と制御信号、マイクロ命令を知っている。 D2:3
		6週	簡単な計算機の制御信号の生成	制御信号の生成回路を、時間とマイクロ命令群から構成できる。 D2:3
		7週	まとめと復習	
		8週	後期中間試験	
	4thQ	9週	演算回路を持つCPUの構成	演算回路を持つCPUの構成を知っている。 D2:3
		10週	演算回路を持つCPUの命令	機械命令の構造と各部の役割を理解している。 D2:3
		11週	演算回路を持つCPUの演算	演算回路を持つCPUのデータ転送命令や演算命令の使い方を理解している。 D2:3
		12週	演算回路を持つCPUの装置と制御信号	制御信号と、マイクロ命令+時間の関係を理解している。 D2:3
		13週	サブルーチン	サブルーチンへの分岐と復帰方法を理解している。 D2:3
		14週	マイクロプログラム制御	マイクロプログラム制御を知っている。 D2: 1
		15週	割り込みによる入出力とDMA	プログラム制御方式の入出力と高速入出力行うDMAを知っている。 D2: 1
		16週	まとめと復習	

モデルコアカリキュラムの学習内容と到達目標

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	分野別の専門工学	情報系分野	計算機工学	論理ゲートを用いて論理式を組合せ論理回路として表現することができる。	4	前1,前2,前3,前4,前5,前6,前9
				与えられた組合せ論理回路の機能を説明することができる。	4	前1,前2,前3,前4,前5,前6,前9
				組合せ論理回路を設計することができる。	4	前1,前2,前3,前4,前5,前6,前9
				フリップフロップなどの順序回路の基本素子について、その動作と特性を説明することができる。	4	前10,前11,前14
				レジスタやカウンタなどの基本的な順序回路の動作について説明できる。	4	前12,前14
				与えられた順序回路の機能を説明することができる。	4	前12,前13,前14
				順序回路を設計することができる。	4	前13,前14
				コンピュータを構成する基本的な要素の役割とこれらの間でのデータの流れを説明できる。	4	後1,後2,後3,後4,後5,後6,後9,後10,後11,後12,後13,後14
				プロセッサを実現するために考案された主要な技術を説明できる。	4	後1,後2,後3,後4,後5,後6,後9,後10,後11,後12,後13,後14
				メモリシステムを実現するために考案された主要な技術を説明できる。	2	前15
				入出力を実現するために考案された主要な技術を説明できる。	2	後15

評価割合

	試験	レポート課題等	合計
総合評価割合	80	20	100
基礎的能力	40	10	50
専門的能力	40	10	50
分野横断的能力	0	0	0