

高知工業高等専門学校		開講年度	令和03年度 (2021年度)		授業科目	論理回路
科目基礎情報						
科目番号	I3054		科目区分	専門 / 必修		
授業形態	講義		単位の種別と単位数	履修単位: 1		
開設学科	SD 情報セキュリティコース		対象学年	3		
開設期	後期		週時間数	2		
教科書/教材	配布資料およびデジタル信号処理の教科書					
担当教員	岩崎 洋平					
到達目標						
1.ブール代数を使った論理演算ができる。 以下、HDLを用いて、 2.ANDやNOT、NANDなどの代表的な論理回路の入出力関係を記述できる。 3.与えられた仕様に合致した組み合わせ論理回路を設計できる。 4.与えられた仕様に合致した順序回路を設計できる。						
ルーブリック						
	理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安	
評価項目1	ブール代数を使った論理演算ができ、最適な回路を設計できる。		ブール代数を使った論理演算ができる。		ブール代数を使った論理演算ができない。	
評価項目2	HDLを用いて、基本的な論理回路（AND、OR、NOT、NAND、NOR、XOR、XNOR）の入出力関係を記述できる。		HDLを用いて、基本論理回路（AND、OR、NOT）の入出力関係を記述できる。		HDLを用いて、ANDやNOT、NANDなどの代表的な論理回路の入出力関係を記述できない。	
評価項目3	HDLを用いて、与えられた仕様に合致した最適な組み合わせ論理回路を設計できる。		HDLを用いて、与えられた仕様に合致した組み合わせ論理回路を設計できる。		HDLを用いて、与えられた仕様に合致した組み合わせ論理回路を設計できない。	
評価項目4	HDLを用いて、与えられた仕様に合致した最適な順序回路を設計できる。		HDLを用いて、与えられた仕様に合致した順序回路を設計できる。		HDLを用いて、与えられた仕様に合致した順序回路を設計できない。	
学科の到達目標項目との関係						
教育方法等						
概要	コンピュータなどの計算機の基本となる論理回路について、ブール代数およびHDLを用いて設計するための基礎知識を学ぶ。 デジタル信号処理で学習したブール代数や組み合わせ・順序回路について、ソフトウェア上で設計することを通じて、より理解を深める。					
授業の進め方・方法	授業は講義と演習によって行う。 講義では基本的なブール代数による論理演算の復習を行い、基本論理回路の入出力関係を題材としてHDLプログラミングの基礎を解説する。さらに、組み合わせ回路と順序回路のについて、HDLによる設計方法を述べる。 演習では、講義で学習した内容に加えて、与えられた仕様に合わせて論理演算を行う論理回路の設計について個人でプログラミング演習を行う。					
注意点	【成績評価の基準・方法】 試験の成績を70%、平素の学習状況等（課題・小テスト）を30%の割合で総合的に評価する。成績評価は中間と期末の各期間の評価の平均とする。学年の評価は後学期末の評価とする。上記の到達目標に対する達成度を試験等において評価する。 【事前・事後学習】 事前学習としてはデジタル信号処理で学習する論理回路の考え方を理解して授業に臨むこと。また、事後学習として授業内で指示した課題を提出すること。 【履修上の注意】 この科目を履修するにあたり、3年生のデジタル信号処理の内容を十分に理解しておくこと。					
授業の属性・履修上の区分						
☐ アクティブラーニング		☒ ICT 利用		☐ 遠隔授業対応		☐ 実務経験のある教員による授業
授業計画						
		週	授業内容		週ごとの到達目標	
後期	3rdQ	1週	ブール代数		ブール代数による論理演算とカルノー図による簡略化を理解する。	
		2週	HDLについて		HDLの概要について理解し、プログラミング環境を構築する。	
		3週	基本論理回路Ⅰ		AND、OR、NOT回路の入出力関係についてHDLで記述できる。	
		4週	基本論理回路Ⅱ		NAND、NOR、XOR、XNOR回路の入出力関係についてHDLで記述できる。	
		5週	基本論理回路の組み合わせ		基本論理回路をいくつか接続した回路について、HDLで記述でき、その動作を確認することができる。	
		6週	組み合わせ回路Ⅰ		加算回路について、HDLで記述でき、その動作を確認することができる。	
		7週	組み合わせ回路Ⅱ		加算回路・比較回路について、HDLで記述でき、その動作を確認することができる。	
		8週	組み合わせ回路Ⅲ		マルチプレクサ・デマルチプレクサ回路について、HDLで記述でき、その動作を確認することができる。	
	4thQ	9週	組み合わせ回路Ⅳ		エンコーダ・デコーダ回路について、HDLで記述でき、その動作を確認することができる。	
		10週	順序回路Ⅰ		基本のFF回路について、HDLで記述でき、その動作を確認することができる。	
		11週	順序回路Ⅱ		FF回路について、設計を行い、HDLで記述でき、その動作を確認することができる。	

		12週	順序回路Ⅲ	レジスタ回路について、HDLで記述でき、その動作を確認することができる。
		13週	順序回路Ⅲ	カウンタ回路について、HDLで記述でき、その動作を確認することができる。
		14週	7セグメントLED回路	7セグメントLED制御回路について、HDLで記述でき、その動作を確認することができる。
		15週	回路設計実践	HDLを用いて与えられた仕様に合致した論理回路を設計できる。
		16週		

モデルコアカリキュラムの学習内容と到達目標

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
基礎的能力	工学基礎	情報リテラシー	情報リテラシー	論理演算と進数変換の仕組みを用いて基本的な演算ができる。	3	
				コンピュータのハードウェアに関する基礎的な知識を活用できる。	2	
				与えられた基本的な問題を解くための適切なアルゴリズムを構築することができる。	3	
				任意のプログラミング言語を用いて、構築したアルゴリズムを実装できる。	3	
専門的能力	分野別の専門工学	情報系分野	計算機工学	整数を2進数、10進数、16進数で表現できる。	4	
				基本的な論理演算を行うことができる。	4	
				基本的な論理演算を組合わせて、論理関数を論理式として表現できる。	4	
				論理式の簡単化の概念を説明できる。	4	
				簡単化の手法を用いて、与えられた論理関数を簡単化することができる。	4	
				論理ゲートを用いて論理式を組合せ論理回路として表現することができる。	4	
				与えられた組合せ論理回路の機能を説明することができる。	4	
				組合せ論理回路を設計することができる。	4	
				フリップフロップなどの順序回路の基本素子について、その動作と特性を説明することができる。	4	
				レジスタやカウンタなどの基本的な順序回路の動作について説明できる。	4	
				与えられた順序回路の機能を説明することができる。	4	
				順序回路を設計することができる。	4	
				ハードウェア記述言語など標準的な手法を用いてハードウェアの設計、検証を行うことができる。	4	
				要求仕様に従って、標準的なプログラマブルデバイスやマイコンを用いたシステムを構成することができる。	3	

評価割合

	試験	課題	合計
総合評価割合	70	30	100
基礎的能力	40	20	60
専門的能力	30	10	40
分野横断的能力	0	0	0