

久留米工業高等専門学校		開講年度	平成31年度 (2019年度)		授業科目	デジタル回路設計	
科目基礎情報							
科目番号		4S46		科目区分		専門 / 必修	
授業形態		講義		単位の種別と単位数		履修単位: 1	
開設学科		制御情報工学科		対象学年		4	
開設期		後期		週時間数		2	
教科書/教材		教科書：デイビット・M・ハリス、サラ・L・ハリス著 デジタル回路設計とコンピュータアーキテクチャ[ARM版]、エスアイビー・アクセス					
担当教員		小田 幹雄					
到達目標							
1. 基数変換、符号付き2進数などの数体系を扱うことができる。 2. 簡単な有限状態マシンを設計できる。 3. ハードウェア記述言語を用いて、組み合わせ回路を記述できる。 4. ハードウェア記述言語を用いて、順序回路を記述できる。							
ルーブリック							
		理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安	
評価項目1		基数変換、符号付き2進数などの数体系を正確に扱うことができる。		基数変換、符号付き2進数などの数体系を扱うことができる。		基数変換、符号付き2進数などの数体系を扱うことができない。	
評価項目2		各種有限状態マシンを設計できる。		簡単な有限状態マシンを設計できる。		簡単な有限状態マシンを設計できない。	
評価項目3		ハードウェア記述言語を用いて、各種組み合わせ回路を記述できる。		ハードウェア記述言語を用いて、組み合わせ回路を記述できる。		ハードウェア記述言語を用いて、組み合わせ回路を記述できない。	
評価項目4		ハードウェア記述言語を用いて、各種順序回路を記述できる。		ハードウェア記述言語を用いて、順序回路を記述できる。		ハードウェア記述言語を用いて、順序回路を記述できない。	
学科の到達目標項目との関係							
JABEE C-1							
教育方法等							
概要		コンピュータをはじめとする現代の情報処理装置は、デジタル回路技術を用いて設計されている。本講義では、デジタル回路設計について、ハードウェアから論理設計、さらにハードウェア記述言語を用いた回路設計法まで幅広い基礎知識を修得する。まず、デジタル回路に用いられる数体系、トランジスタの特性、同期回路設計、状態遷移マシンの設計法を修得する。つぎに、デジタル回路を集積回路上に実装するためのハードウェア記述言語の文法を習得する。デジタル回路に関する基礎知識を活用して、ハードウェア記述言語により、回路設計演習を行う。					
授業の進め方・方法		教科書に沿った講義を行う。講義は、本科3年の論理回路の知識をもとに、より現実的なデジタル回路を設計するために必要な知識を修得する。デジタル回路の知識修得だけではなく、ハードウェア記述言語を用いて回路を設計するために、ハードウェア記述言語の文法を修得する必要がある。授業中に、できる限り演習問題を扱うが、予習または復習による自学自習の機会に自ら演習問題に取り組むことを推奨する。 関連科目：論理回路、計算機アーキテクチャ					
注意点		中間試験(50%)、定期試験(50%)を実施し、100点法により評価する。上記評価法にて60点未満の者に対して、再試験を実施する。再試験の範囲は全範囲とし、60点を上限とする。 評価基準：60点以上を合格とする。					
授業計画							
		週	授業内容		週ごとの到達目標		
後期	3rdQ	1週	数体系		数体系を説明できる。		
		2週	トランジスタの論理レベル		トランジスタの論理レベルを説明できる。		
		3週	伝播遅延、誘起遅延、グリッチ		伝播遅延、誘起遅延、グリッチを説明できる。		
		4週	レジスタ、フリップフロップ		レジスタ、フリップフロップを説明できる。		
		5週	同期式順序回路		同期式順序回路を説明できる。		
		6週	有限状態マシンの設計		有限状態マシンを設計できる。		
		7週	順序回路のタイミング		順序回路のタイミングについて説明できる。		
		8週	ハードウェア記述言語 -数と演算-		ハードウェア記述言語により、数と演算を記述できる。		
	4thQ	9週	ハードウェア記述言語 -構造モデル化-		構造モデル化を説明できる。		
		10週	ハードウェア記述言語 -レジスタ、ラッチ-		ハードウェア記述言語により、レジスタ、ラッチを記述できる。		
		11週	ハードウェア記述言語 -case文、if文-		ハードウェア記述言語のcase文、if文を記述できる。		
		12週	ハードウェア記述言語 -有限状態マシン-		ハードウェア記述言語により有限状態マシンを記述できる。		
		13週	ードウェア記述言語 -テストベンチ-		ードウェア記述言語によりテストベンチを記述できる。		
		14週	ハードウェア記述言語 -演習1-		ハードウェア記述言語により組み合わせ回路を設計できる。		
		15週	ハードウェア記述言語 -演習2-		ハードウェア記述言語により順序回路を設計できる。		
		16週	定期試験				
モデルコアカリキュラムの学習内容と到達目標							
分類		分野	学習内容	学習内容の到達目標		到達レベル	授業週
専門的能力	分野別の専門工学	情報系分野	計算機工学	基数が異なる数の間で相互に変換できる。		4	後1
				与えられた順序回路の機能を説明することができる。		4	後6
				順序回路を設計することができる。		4	後6

				ハードウェア記述言語など標準的な手法を用いてハードウェアの設計、検証を行うことができる。	4	後8,後9,後10,後11,後12,後13,後14,後15
評価割合						
				試験	合計	
総合評価割合				100	100	
専門的能力				100	100	