

熊本高等専門学校		開講年度	平成31年度 (2019年度)		授業科目	デジタル設計	
科目基礎情報							
科目番号	TE1408			科目区分	専門 / 必修		
授業形態	授業			単位の種別と単位数	学修単位: 2		
開設学科	情報通信エレクトロニクス工学科			対象学年	4		
開設期	通年			週時間数	1		
教科書/教材	小林優, 「入門Verilog HDL記述—ハードウェア記述言語の速習&実践」, CQ出版						
担当教員	葉山 清輝						
到達目標							
1. ハードウェア記述言語による論理回路の設計とシミュレーションおよびFPGAボードによる実装ができる。 2. コンピュータの基本構成および処理の基礎的流れを把握し, コンピュータを動作させるために必要な機械語のプログラムができる。 3. ハードウェア記述言語を用いて小規模なコンピュータの設計と動作検証ができる。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
ハードウェア記述言語の基礎	ハードウェア記述言語について理解し, 比較的複雑なデジタル回路の設計ができる。			ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		ハードウェア記述言語について十分に理解できず, 簡単なデジタル回路の設計できない。	
コンピュータの基礎	計算機を構成する論理素子の基本動作を理解し, 2進数, 16進数の基本演算ができる。計算機の五大装置を把握し, データ処理の流れを理解し, 具体的な説明できる。			計算機を構成する論理素子の基本動作を理解し, 2進数, 16進数の基本演算ができる。計算機の五大装置を把握し, データ処理の基本的な流れを理解し, 説明できる。		2進数, 16進数の基本演算ができない。計算機の五大装置をとデータ処理の基本的な流れが理解できない。	
8ビットCPUの動作理解	CPUの各種構成要素間の命令やデータの流れについて理解し, 教育用8ビットCPUのエミュレータを用いて具体的な動作を説明できる。			CPUの各種構成要素間の命令やデータの流れについて理解し, 説明できる。教育用8ビットCPUのエミュレータの基本的な動作を理解し, 説明できる。		CPUの各種構成要素間の命令やデータの流れについて理解できない。教育用8ビットCPUのエミュレータの動作が理解できない。	
ハードウェア記述言語を使ったCPUの設計	ハードウェア記述言語を使ったCPUの設計例を理解し, 独自の改変や動作確認をすることができる。			ハードウェア記述言語を使ったCPUの設計例を理解し, 動作確認をすることができる。		ハードウェア記述言語を使ったCPUの設計例が理解できず, 動作確認をすることができない。	
学科の到達目標項目との関係							
教育方法等							
概要	ハードウェア記述言語に (Verilog-HDL)によるデジタル回路の設計について学ぶ。まずVerilogの基本文法から回路記述について学ぶ。次に, コンピュータの基本構成, 各回路の動作原理, 教育用の小規模な仮想コンピュータにより計算機のアーキテクチャの実例を解説する。この仮想コンピュータを題材に, Verilogを用いて設計演習を行う。						
授業の進め方・方法	関連科目 本科目は3年で使い方を学んだマイクロコンピュータが実際にどのように作られているかを学ぶ。5年時のデジタルシステムに続く科目である。 定期試験では, 試験期毎に学習した内容について試験する。試験毎に, 基礎的問題から応用問題までを出題する。適宜課題を出し, レポートを提出させる。10%を上限としてレポート点を総合評価に含める。4回の定期試験毎の評価平均を年間総合評価とする。60点以上の評点で目標達成とする。						
注意点	1 単位当たり20時間の自学自習を要する。自学自習時間相当の課題を課す。 質問は授業中でも教員室でも随時受け付ける。						
授業計画							
		週	授業内容		週ごとの到達目標		
前期	1stQ	1週	ガイダンス		本授業の概要, 学習の進め方, 本科目の評価法などの全体的ガイダンスを行う。		
		2週	ハードウェア記述言語について (1)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		3週	ハードウェア記述言語について (2)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		4週	加算回路のHDL記述 (1)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		5週	カウンタ回路のHDL記述		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		6週	回路のシミュレーション		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		7週	論理合成		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		8週	FPGAによる実装		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
	2ndQ	9週	中間試験				
		10週	HDLの文法と記述スタイル (1)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		11週	HDLの文法と記述スタイル (2)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		12週	組み合わせ回路のHDL記述 (1)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		13週	組み合わせ回路のHDL記述 (2)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		14週	組み合わせ回路のHDL記述 (3)		ハードウェア記述言語について理解し, 簡単なデジタル回路の設計ができる。		
		15週	定期試験				
		16週	答案返却		試験の解答と解説を行い正答で来なかった問題について正しく理解する。		

後期	3rdQ	1週	順序回路のHDL記述（１）	ハードウェア記述言語について理解し，簡単なデジタル回路の設計ができる．
		2週	順序回路のHDL記述（２）	ハードウェア記述言語について理解し，簡単なデジタル回路の設計ができる．
		3週	順序回路のHDL記述（３）	ハードウェア記述言語について理解し，簡単なデジタル回路の設計ができる．
		4週	シミュレーション記述（１）	ハードウェア記述言語について理解し，簡単なデジタル回路の設計ができる．
		5週	シミュレーション記述（２）	ハードウェア記述言語について理解し，簡単なデジタル回路の設計ができる．
		6週	コンピュータの基礎(1)	計算機を構成する論理素子の基本動作を理解し，情報を処理するためのデータの内部表現である2進数，16進数の基本演算ができる．
		7週	コンピュータの基礎(2)	計算機を構成する論理素子の基本動作を理解し，情報を処理するためのデータの内部表現である2進数，16進数の基本演算ができる．
		8週	中間試験	
	4thQ	9週	エミュレータによる8ビットCPUの動作理解(1)	エミュレータを使って教育用に設計された8ビットCPUの具体的な動作を学び，CPUの各種構成要素間の命令やデータの流れについて理解し，動作確認できる．
		10週	エミュレータによる8ビットCPUの動作理解(2)	エミュレータを使って教育用に設計された8ビットCPUの具体的な動作を学び，CPUの各種構成要素間の命令やデータの流れについて理解し，動作確認できる．
		11週	ハードウェア記述言語を用いた8ビットCPUの設計（１）	ハードウェア記述言語を使った8ビットCPUの設計例を理解し，動作確認することができる．
		12週	ハードウェア記述言語を用いた8ビットCPUの設計（２）	ハードウェア記述言語を使った8ビットCPUの設計例を理解し，動作確認することができる．
		13週	ハードウェア記述言語を用いた8ビットCPUの設計（３）	ハードウェア記述言語を使った8ビットCPUの設計例を理解し，動作確認することができる．
		14週	ハードウェア記述言語を用いた8ビットCPUの設計（４）	ハードウェア記述言語を使った8ビットCPUの設計例を理解し，動作確認することができる．
		15週	定期試験	
		16週	答案返却	試験の解答と解説を行い正答で来なかった問題について正しく理解する．

モデルコアカリキュラムの学習内容と到達目標

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	分野別の工学実験・実習能力	電気・電子系分野【実験・実習能力】	電気・電子系【実験実習】	論理回路の動作について実験結果を考察できる。	4	前8
				ディジタルICの使用方法を習得する。	4	後14

評価割合

	試験	課題	相互評価	態度	ポートフォリオ	その他	合計
総合評価割合	90	10	0	0	0	0	100
基礎的能力	35	5	0	0	0	0	40
専門的能力	55	5	0	0	0	0	60
分野横断的能力	0	0	0	0	0	0	0