

熊本高等専門学校		開講年度	令和03年度 (2021年度)		授業科目	計算機工学II	
科目基礎情報							
科目番号	HI2202			科目区分	専門 / 必修		
授業形態	授業			単位の種別と単位数	履修単位: 2		
開設学科	人間情報システム工学科			対象学年	2		
開設期	通年			週時間数	2		
教科書/教材	松下俊介著 「基礎からわかる論理回路」 森北出版						
担当教員	三好 正純						
到達目標							
(1) 計算機内部におけるデジタル情報の取り扱いとして2進数や16進数による計算ができ、論理値の概念を理解し、論理式の取り扱いができる。 (2) 論理関数表現（簡単化を含む）とMIL記号による表現との相互変換ができる。(3) 組合せ回路の設計法を理解し、加算器や比較器などの具 体的な論理回路を設計できる。(4) 順序回路の設計法を理解し、状態遷移図・回路図による表現ができ、非同期・同期式カウンタの設計ができる 。							
ルーブリック							
	理想的な到達レベルの目安			標準的な到達レベルの目安		未到達レベルの目安	
評価項目1 数値データの表現法	アナログ信号をデジタル信号に変換する際の丸め誤差を理解して説明でき、整数・小数を2進数、10進数、16進数で基数の変換を相互にできる。負数の表現、符号体系について理解し、説明できる。			整数・小数を2進数、10進数、16進数で表現でき、基数の変換が相互にできる。2進数の負数の表現ができる。		整数・小数を2進数、10進数、16進数で表現できない。基数の変換が相互にできない。2進数の負数や符号体系を理解していない。	
評価項目2 論理関数表現	各種論理ゲートについて、全て説明でき、ブール代数やド・モルガンの定理を用いて論理式を相互に変換して利用できる。正論理と負論理の利用方法と表現を理解し、説明できる。			各種論理ゲートについて、説明できブール代数やド・モルガンの定理を用いて論理式を相互に変換することができる。正論理と負論理の利用ができる。		各種論理ゲートについて、説明ができない。ブール代数やド・モルガンの定理を用いて論理式を相互に変換できない。正論理と負論理の利用方法と表現を説明できない。	
評価項目3 組み合わせ回路	組合せ回路の構成として論理素子の回路構成ができ、真理値表を用いた動作特性が説明できる。論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて設計と説明ができる。			組合せ回路の構成として論理素子の回路構成ができ、真理値表を用いた表現ができる。論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて設計できる。		組合せ回路の構成として論理素子の回路構成ができない。真理値表を用いた動作特性が説明できない。論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて一部しか説明できない。	
評価項目4 順序回路	記憶回路で用いられる各種フリップフロップの回路と動作、および特性方程式による表現法を十分理解し、様々な順序回路が設計できる。順序回路の応用として各種カウンタの設計ができ、その動作を理解して説明できる。			記憶回路で用いられる各種フリップフロップの回路と動作、および特性方程式による表現法を理解し、順序回路が設計できる。順序回路の応用として各種カウンタの設計ができる。		記憶回路で用いられる各種フリップフロップの回路と動作、および特性方程式による表現法を理解できない。基本的な順序回路の各種カウンタの設計ができない。	
学科の到達目標項目との関係							
教育方法等							
概要	コンピュータのハードウェアに関する基本的事項を修得するために、計算機内部で使用される論理回路の基礎知識として、組合せ回路と順序回路の設計法を講義する。講義では、計算機内部におけるデジタル情報の表現法、論理演算、組合せ回路の設計法および順序回路の設計法を具体的に解説する。						
授業の進め方・方法	講義による基礎技術や基本素子の働きなどを学習し、演習をとおして具体的な回路の動作やロジックICの取扱い方法を習得する。						
注意点	規定時間は60時間。						
授業の属性・履修上の区分							
☐ アクティブラーニング		☐ ICT 利用		☐ 遠隔授業対応		☐ 実務経験のある教員による授業	
授業計画							
		週	授業内容	週ごとの到達目標			
前期	1stQ	1週	ガイダンス、デジタル信号の取り扱い	評価方法および授業内容、カリキュラムにおける本科目の位置づけの説明。 整数・小数を2進数・10進数・16進数に変換する表現方法を理解し、加減算ができる。整数・小数をコンピュータのメモリ上でデジタル表現する方法を理解している。			
		2週	論理式と論理回路	基本論理演算として、集合論の基礎、真理値表、ブール代数の基本法則および論理記号が理解でき、基本的な論理演算を行うことができる。論理関数を論理式として表現でき回路図を描くことができる。さらに論理式を冗長項 (don't care term) を含めたカルノー図により簡単化ができる。			
		3週	組み合わせ回路の設計(1)	組合せ回路の構成として論理素子 (AND, OR, NOR, NOT, NAND) の回路構成ができる。			
		4週	組み合わせ回路の設計(2)	組合せ回路の構成として論理素子 (AND, OR, NOR, NOT, NAND) の回路構成ができ、真理値表を用いた動作特性が説明できる。			
		5週	組み合わせ回路の設計(3)	組合せ回路の構成として論理素子 (AND, OR, NOR, NOT, NAND) の回路構成ができ、真理値表を用いた動作特性が説明できる。			

後期		6週	組み合わせ回路の設計(4)	組合せ回路の構成として論理素子、論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて説明できる。
		7週	組み合わせ回路の設計(5)	組合せ回路の構成として論理素子、論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて説明できる。
		8週	中間評価テスト	これまでの学習の学習状況をチェック
	2ndQ	9週	組み合わせ回路の設計(6)	組合せ回路の構成として論理素子、論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて説明できる。
		10週	組み合わせ回路の設計(7)	組合せ回路の構成として論理素子、論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて説明できる。
		11週	組み合わせ回路の設計(8)	組合せ回路の構成として論理素子、論理回路の基本構成として加算器、減算器、比較器、エンコーダ・デコーダ、マルチプレクサ・デマルチプレクサについて説明できる。
		12週	記憶回路と順序回路の設計(7)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し説明できる。
		13週	記憶回路と順序回路の設計(8)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し説明できる。
		14週	記憶回路と順序回路の設計(9)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		15週	定期試験	
		16週	答案返却	
	3rdQ	1週	記憶回路と順序回路の設計(10)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		2週	記憶回路と順序回路の設計(11)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		3週	記憶回路と順序回路の設計(12)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		4週	記憶回路と順序回路の設計(13)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		5週	記憶回路と順序回路の設計(14)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		6週	記憶回路と順序回路の設計(15)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		7週	記憶回路と順序回路の設計(16)	記憶回路で用いられる各種ラッチ、フリップフロップ(SR-FF, D-FF, JK-FF)の回路と動作、および特性方程式による表現法を理解し、レジスタやカウンタなどの基本的な順序回路の説明ができる。
		8週	中間評価テスト	これまでの学習の学習状況をチェック
	4thQ	9週	応用回路の設計(1)	各種フリップフロップを用いた回路として、レジスタ、カウンタ(同期式、非同期式)、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。
		10週	応用回路の設計(2)	各種フリップフロップを用いた回路として、レジスタ、カウンタ(同期式、非同期式)、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。
		11週	応用回路の設計(3)	各種フリップフロップを用いた回路として、レジスタ、カウンタ(同期式、非同期式)、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。
		12週	応用回路の設計(4)	各種フリップフロップを用いた回路として、レジスタ、カウンタ(同期式、非同期式)、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。
		13週	応用回路の設計(5)	各種フリップフロップを用いた回路として、レジスタ、カウンタ(同期式、非同期式)、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。

		14週	応用回路の設計(6)	各種フリップフロップを用いた回路として、レジスタ、カウンタ（同期式、非同期式）、リングカウンタ、ジョンソンカウンタを取上げ、その動作が理解し、演習ボード上で基本的な回路設計ができる。
		15週	定期試験	同上
		16週	答案返却	

モデルコアカリキュラムの学習内容と到達目標

分類		分野	学習内容	学習内容の到達目標	到達レベル	授業週
専門的能力	分野別の専門工学	情報系分野	計算機工学	整数・小数をコンピュータのメモリ上でデジタル表現する方法を説明できる。	4	前2
				基数が異なる数の間で相互に変換できる。	4	前1,前2
				整数を2進数、10進数、16進数で表現できる。	4	前1,前2
				小数を2進数、10進数、16進数で表現できる。	4	前1,前2
				基本的な論理演算を行うことができる。	4	前2
				基本的な論理演算を組合わせて、論理関数を論理式として表現できる。	4	前2
				論理式の簡単化の概念を説明できる。	4	前2
				簡単化の手法を用いて、与えられた論理関数を簡単化することができる。	4	前2
				論理ゲートを用いて論理式を組合せ論理回路として表現することができる。	4	前3,前4,前5
				与えられた組合せ論理回路の機能を説明することができる。	4	前3,前6,前7,前9
				組合せ論理回路を設計することができる。	4	前3,前10,前11
				フリップフロップなどの順序回路の基本素子について、その動作と特性を説明することができる。	4	前12,前13,前14,前15,後1
				レジスタやカウンタなどの基本的な順序回路の動作について説明できる。	4	後9,後10,後11,後12
				与えられた順序回路の機能を説明することができる。	4	後2,後3,後4,後5,後6,後7,後8
				順序回路を設計することができる。	4	後13,後14,後15
			情報数学・情報理論	ブール代数に関する基本的な概念を説明できる。	4	前2
				論理代数と述語論理に関する基本的な概念を説明できる。	4	前2

評価割合

	試験	課題レポート	合計
総合評価割合	50	50	100
基礎的能力	0	0	0
専門的能力	50	50	100
分野横断的能力	0	0	0