

熊本高等専門学校	開講年度	平成31年度(2019年度)	授業科目	情報処理回路
科目基礎情報				
科目番号	AN210	科目区分	専門 / 選択	
授業形態	授業	単位の種別と単位数	学修単位: 2	
開設学科	電子情報システム工学専攻	対象学年	専2	
開設期	前期	週時間数	2	
教科書/教材	自作プリントを配布、(参考書 小林優 FPGAプログラミング大全 秀和システム、榎本忠義「CMOS集積回路」培風館ほか)			
担当教員	松尾 和典			
到達目標				
1. 情報処理回路の設計開発手法について説明できる。 2. CPUのFPGA上への実装ができ、その動作検証と説明ができる。 3. 高位合成手法について理解し、説明ができる。				
ループリック				
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安	
情報処理回路の設計開発手法について	HDLを用いてFPGAにデジタル回路を実装することで情報処理を高速化できることを理解し、説明できる。あわせてFPGA上にHDLを用いてデジタル回路を実装し、その動作検証を行うことができる。	HDLを用いてFPGAにデジタル回路を実装することで情報処理を高速化できることを理解し、説明できる。	HDLを用いてFPGAにデジタル回路を実装することで情報処理を高速化できることを理解できない。	
CPUの実装	CPUと周辺回路をFPGA上に実装することで任意の情報処理を実現できることを理解し、動作確認とその説明ができる。	CPUと周辺回路をFPGA上に実装することで任意の情報処理を実現できることを理解し、説明ができる。	CPUと周辺回路をFPGA上に実装することで任意の情報処理を実現できることを理解できない。	
高位合成について	高位合成手法について理解し、適用できる。	高位合成手法について理解し、説明できる。	高位合成手法について理解できない。	
学科の到達目標項目との関係				
教育方法等				
概要	デジタル演算処理回路による情報処理回路の実現について、専用回路の開発および検証方法について概説する。情報処理の高速化に必要な専用回路開発手法として有用であるFPGAへの実装と動作検証を説明し、演習を通して理解する。また、近年の機械学習のハードウェア支援を支える回路設計手法である高位合成についても説明と演習を通して学ぶ。			
授業の進め方・方法	講義で概要を理解し、小グループに分かれて実装演習を行う。また演習結果報告会ではグループごとに発表する。(発表を相互評価)			
注意点	1単位あたり30時間程度の自学自習が求められます。			
授業計画				
	週	授業内容	週ごとの到達目標	
前期	1週	ガイダンス		
	2週	情報処理回路の実現	大規模回路、専用回路の設計開発手法について説明できる。	
	3週	デジタル回路開発について	HDLを用いたFPGAへのデジタル回路実装手法について説明できる。	
	4週	FPGA回路実装	FPGA上へのデジタル回路実装と動作検証ができる。グループディスカッション	
	5週	FPGA回路実装	FPGA上へのデジタル回路実装と動作検証ができる。グループディスカッション	
	6週	FPGA回路実装報告会	実装方法と実装回路の動作検証結果をグループ毎に発表(相互評価)	
	7週	CPUによる情報処理と専用回路の利用	FPGAへのCPU実装およびCPUと専用回路、周辺回路について説明できる。	
	8週	CPU実装	FPGA上へのソフトマクロCPU実装と動作検証ができる。グループディスカッション	
2ndQ	9週	CPUと周辺回路実装	CPUとデジタル回路の実装と動作検証ができる。グループディスカッション	
	10週	CPU実装報告会	実装方法と実装回路の動作検証結果をグループ毎に発表(相互評価)	
	11週	高位合成について	高位合成について説明できる。	
	12週	高位合成	高位合成演習ができる。グループディスカッション	
	13週	高位合成	高位合成演習ができる。グループディスカッション	
	14週	高位合成	高位合成演習ができる。グループディスカッション	
	15週	高位合成	実装方法と実装回路の動作検証結果をグループ毎に発表(相互評価)	
	16週	報告会予備日		
モデルコアカリキュラムの学習内容と到達目標				
分類	分野	学習内容	学習内容の到達目標	到達レベル 授業週
評価割合				
	試験	レポート課題	相互評価	態度 ポートフォリオ その他 合計
総合評価割合	50	20	30	0 0 0 100

基礎的能力	0	0	10	0	0	0	10
専門的能力	50	20	10	0	0	0	80
分野横断的能力	0	0	10	0	0	0	10