

大分工業高等専門学校		開講年度	平成29年度 (2017年度)	授業科目	ハードウェア設計演習
科目基礎情報					
科目番号	4311	科目区分	専門 / 必修		
授業形態	授業	単位の種別と単位数	履修単位: 2		
開設学科	情報工学科	対象学年	4		
開設期	前期	週時間数	4		
教科書/教材	無し。授業の前にプリントを配布する。				
担当教員	嶋田 浩和, 小山 幸伸				
到達目標					
(1)基本的な組み合わせ回路をHDLで表現できる。(レポート, 課題) (2)フリップフロップの動作が説明できる。(レポート, 課題) (3)簡単な順序回路が設計できる。(レポート・ハードウェア記述言語Verilog, 課題) (4)簡単な順序回路をHDLで表現できる。(レポート, 課題) (5)ハードウェア記述言語の基礎知識を理解することができる。(レポート, 課題) (6)Verilogを用いたハードウェア記述ができる。(レポート, 課題) (7)学習ボードやシミュレーターを用いて, 作成したプログラムを実行することができる。(レポート, 課題) (8)レポート課題等を通して自主的, 継続的な学習ができる。(レポート, 課題)					
ルーブリック					
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安		
評価項目1	応用的な組み合わせ回路をHDLで表現できる。	基本的な組み合わせ回路をHDLで表現できる。	基本的な組み合わせ回路をHDLで表現できない。		
評価項目2	フリップフロップを含む応用回路の動作が説明できる。	フリップフロップの動作が説明できる。	フリップフロップの動作が説明できない。		
評価項目3	複雑な順序回路が設計できる。	簡単な順序回路が設計できる。	簡単な順序回路が設計できない。		
評価項目3	複雑な順序回路をHDLで表現できる。	簡単な順序回路をHDLで表現できる。	簡単な順序回路をHDLで表現できない。		
評価項目4	ハードウェア記述言語の基礎知識を理解することができる。	ハードウェア記述言語の基礎知識を理解することができる。	ハードウェア記述言語の基礎知識を理解できない。		
評価項目5	ハードウェア記述言語Verilogを用いたハードウェア記述が自在にできる。	ハードウェア記述言語Verilogを用いたハードウェア記述ができる。	ハードウェア記述言語Verilogを用いたハードウェア記述ができない。		
評価項目6	Verilogを用いたハードウェア記述が自在にできる。	Verilogを用いたハードウェア記述ができる。	Verilogを用いたハードウェア記述ができない。		
評価項目7	学習ボードやシミュレーターを用いて, 作成したプログラムを実行し, 自由に改変することができる。	学習ボードやシミュレーターを用いて, 作成したプログラムを実行することができる。	学習ボードやシミュレーターを用いて, 作成したプログラムを実行できない。		
評価項目8	レポート課題等を通して自主的, 継続的な学習ができる。	レポート課題等を通して自主的, 継続的な学習ができる。	レポート課題等を通して自主的, 継続的な学習ができない。		
学科の到達目標項目との関係					
(分野別要件(工学(融合複合・新領域))基礎工学の知識・能力 JABEE基準2.1(1) 数学、自然科学の力を身につける 大分高専学習教育目標(B1))					
教育方法等					
概要	ハードウェア記述言語(HDL: Hardware Description Language)を学習する。HDLの1実装であるVerilogを用いて, 論理演算器などのハードウェアを記述し, 学習ボードやシミュレーター上で動作確認を行う。この過程を通して, ハードウェア設計の学習を行う。				
授業の進め方・方法	(1)基本的な組み合わせ回路をHDLで表現できる。(レポート, 課題) (2)フリップフロップの動作が説明できる。(レポート, 課題) (3)簡単な順序回路が設計できる。(レポート, 課題) (4)簡単な順序回路をHDLで表現できる。(レポート, 課題) (5)ハードウェア記述言語の基礎知識を理解することができる。(レポート, 課題) (6)ハードウェア記述言語Verilogを用いたハードウェア記述ができる。(レポート, 課題) (7)学習ボードやシミュレーターを用いて, 作成したプログラムを実行することができる。(レポート, 課題) レポート課題等を通して自主的, 継続的な学習ができる。(レポート, 課題)				
注意点					
評価					
授業計画					
	週	授業内容	週ごとの到達目標		
前期	1stQ	1週	デジタル電子回路の基礎 ハードウェア記述言語の概要	○ロジック回路とブール代数を理解する。 ○組み合わせ回路と順序回路を理解する。 ○ハードウェア記述言語Verilogの記法を理解する。	
		2週	ハードウェア記述言語Verilogを用いた初歩的なハードウェア記述 およびFPGA学習ボードを用いた実行方法の学習	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	
		3週	組み合わせ回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	
		4週	組み合わせ回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	
		5週	順序回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	
		6週	順序回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	
		7週	応用回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する。	

2ndQ	8週	応用回路	○Verilogを用いたハードウェア記述方法, およびFPGA学習ボードを用いた実行方法を理解する.
	9週	ModelSimシミュレーターの基礎	ModelSimシミュレーターを用いたシミュレーションを理解する.
	10週	ModelSimシミュレーターの基礎	ModelSimシミュレーターを用いたシミュレーションを理解する.
	11週	ModelSimシミュレーターを用いた実行方法の学習	ModelSimシミュレーターを用いたシミュレーションを理解する.
	12週	ModelSimシミュレーターを用いた実行方法の学習	ModelSimシミュレーターを用いたシミュレーションを理解する.
	13週	ModelSimシミュレーターを用いた実行方法の学習	ModelSimシミュレーターを用いたシミュレーションを理解する.
	14週		
	15週		
	16週		

モデルコアカリキュラムの学習内容と到達目標

分類	分野	学習内容	学習内容の到達目標	到達レベル	授業週
----	----	------	-----------	-------	-----

評価割合

	レポート	課題	合計
総合評価割合	60	40	100
基礎的能力	40	20	60
専門的能力	20	20	40
分野横断的能力	0	0	0