

鹿児島工業高等専門学校		開講年度	平成30年度 (2018年度)		授業科目	論理回路
科目基礎情報						
科目番号	0035		科目区分	専門 / 必修		
授業形態	講義		単位の種別と単位数	履修単位: 1		
開設学科	電気電子工学科		対象学年	3		
開設期	後期		週時間数	2		
教科書/教材	「入門電子回路デジタル編」 家村 道雄 他 出版社: オーム社					
担当教員	奥 高洋					
到達目標						
論理式や論理回路等のハードウェアに関する基礎知識を習得し、論理式を用いた表現や論理演算、論理式と論路回路の対応および相互変換ができるようになることを目指す。具体的には、以下に掲げる5つを目標とする。 1. デジタル量の基本となると2進数に関して、基数変換、負数表現（補数）、四則演算等を行うことができる。 2. 論理式に関して、基本的な論理演算を行うことができ、任意の論理関数を論理式として表現できる。 3. 組み合わせ論理回路に関して、回路図⇒論理式の変換、論理式⇒真理値表 / 回路図への展開ができる。 4. 実用回路（エンコーダ、デコーダ、7セグメント表示器、半加算器、全加算器等）の回路設計ができる。 5. ゲートICの内部構成や特徴、インターフェース特性を理解し、ICを取扱うことができる。						
ルーブリック						
	理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安	
評価項目1	設定なし		2進数に関して、基数変換、負数表現（補数）、四則演算等を行うことができる。		2進数に関して、基数変換、負数表現（補数）、四則演算等を行うことができない。	
評価項目2	基本的な論理演算を組み合わせ、任意の論理関数を論理式として表現できる。		基本的な論理演算を行うことができる。		基本的な論理演算を行うことができない。	
評価項目3	論理の単純化を行うことができ、組み合わせ論理回路の設計ができる。また、条件に則した回路設計ができる。		組み合わせ論理回路の論理式表現、論理式から真理値表 / 回路図への展開ができる。		組み合わせ論理回路の論理式表現、論理式から真理値表 / 回路図への展開ができない。	
評価項目4	既存回路を抱合した形の実用回路（H.A.を内包したF.A.等）を設計できる。		簡単なレベル（エンコーダ / デコーダレベル）の実用回路設計ができる。		簡単なレベル（エンコーダ / デコーダレベル）の実用回路設計ができない。	
評価項目5	ゲートICのインターフェース特性（閾値、ノイズマージン、ファンアウト等）を理解し、ICを取扱うことができる。		ゲートICの内部構成や特徴を理解し、説明できる。		ゲートICの内部構成や特徴を理解し、説明できない。	
学科の到達目標項目との関係						
教育方法等						
概要	現代の情報化社会は、電気電子工学を基盤とする幅広い知識と経験によって構築されたデジタルシステムにより成り立っている。本科目は、そのデジタルシステムを理解・設計する上での基礎となる。					
授業の進め方・方法	授業の進め方は講義形式を基本とするが、適宜多くの演習問題を取り扱う。基本的な論理演算、任意の論理関数の論理式表現、MIL記号で図示された組み合わせ論理回路の論理式表現、論理式から真理値表への変換、論理式の回路図記述等を修得し、組み合わせ論理回路を設計できるようになること。					
注意点	演習問題を通じて、組み合わせ論理回路を設計できるようになること。					
授業計画						
		週	授業内容		週ごとの到達目標	
後期	3rdQ	1週	デジタルの基礎（復習）		デジタルとアナログの違いを理解し、デジタル量の基本となると2進数に関して、基数変換、負数表現（補数）、四則演算等を行うことができる。	
		2週	論理式①		基本的な論理演算を行うことができる。	
		3週	論理式②		基本的な論理演算を組み合わせ任意の論理関数を論理式として表現できる。	
		4週	組み合わせ論理回路①		各ゲート素子のMIL記号（またはJIS記号）を記述でき、その動作を真理値表や論理式で表現できる。MIL記号（またはJIS記号）を使って図示された組み合わせ論理回路を、論理式で表現できる。また、論理式から真理値表を作り、MIL記号（またはJIS記号）を使って組み合わせ回路を図示できる。	
		5週	組み合わせ論理回路②		論理の単純化（カット・アンド・トライ法、カルノー図）を行って、回路の単純化ができる。	
		6週	組み合わせ論理回路③		（主）加法標準形や（主）乗法標準形での論理式表現、回路図記述ができる。	
		7週	組み合わせ論理回路④		任意の論理回路を、NANDまたはNORのみで構成できる。	
		8週	実用回路①		エンコーダ、デコーダ等の回路設計ができる。	
	4thQ	9週	実用回路②		7セグメント表示器の回路設計ができる。	
		10週	実用回路③		半加算器、全加算器の回路設計ができる。	
		11週	実用回路④		半加算器を含んだ形での、全加算器、その他の回路等を設計できる。	
		12週	ゲートIC取扱上の注意①		ゲートICの内部構成や特徴を理解し、ICを取扱うことができる。	
		13週	ゲートIC取扱上の注意②		ゲートICのインターフェース特性（閾値、ノイズマージン）等を理解し、ICを取扱うことができる。	
		14週	ゲートIC取扱上の注意③		ゲートICのインターフェース特性（ファンアウト等）を理解し、ICを取扱うことができる。	

	15週	試験答案の返却・解説	試験において間違った部分を自分の課題として把握する（非評価項目）。
	16週		
評価割合			
	試験	レポート / 演習等	合計
総合評価割合	70	30	100
基礎的能力	0	0	0
専門的能力	70	30	100
分野横断的能力	0	0	0