

鹿児島工業高等専門学校		開講年度	平成30年度 (2018年度)		授業科目	電子計算機Ⅱ	
科目基礎情報							
科目番号	0067		科目区分		専門 / 選択		
授業形態	講義		単位の種別と単位数		学修単位: 1		
開設学科	電子制御工学科		対象学年		5		
開設期	後期		週時間数		後期:2		
教科書/教材	コンピュータアーキテクチャ オーム社						
担当教員	原田 治行						
到達目標							
前期の電子計算機Ⅰで学習した内容をさらに発展させる。次の①から④の項目を理解する。 ①記憶階層、仮想記憶とキャッシュの概念と特徴 ②ハードディスクの構造とディスクアレイ ③割り込みおよび入出力制御 ④命令制御方式とパイプライン方式							
ルーブリック							
	理想的な到達レベルの目安		標準的な到達レベルの目安		未到達レベルの目安		
評価項目1	参照の局所性を利用した記憶階層とおよび仮想記憶とキャッシュの概念と特徴を具体的に例示しながら説明できる。		参照の局所性を利用した記憶階層について理解する。仮想記憶とキャッシュの概念と特徴を理解する。		参照の局所性を利用した記憶階層について理解できない。仮想記憶とキャッシュの概念と特徴について説明できない。		
評価項目2	ハードディスクの転送時間を計算できる。ディスクアレイについて具体例を用いて、アクセス速度と信頼性向上を説明できる。		ハードディスクの転送時間を計算できる。ディスクアレイについて理解する。		ハードディスクの転送時間を計算できない。ディスクアレイについて理解できない。		
評価項目3	割り込みの必要性、要因、処理手順と多重割り込みについて説明できる。 メモリマップドI/O、I/OマップドI/O、プログラム制御方式、DMA制御方式、ポーリング、割り込み駆動型入出力についての長所短所を具体的に説明できる。 同期バスや非同期バス、バスの調停の方式およびパソコンの標準バスの長所と短所を具体的に説明できる。		割り込みの必要性、要因、処理手順について理解する。 メモリマップドI/O、I/OマップドI/O、プログラム制御方式、DMA制御方式、ポーリング、割り込み駆動型入出力について理解する。 同期バスや非同期バスの基本動作、バスの調停の方式、パソコンの標準バスについて理解する。		割り込みの必要性、要因、処理手順について説明できない。 メモリマップドI/O、I/OマップドI/O、プログラム制御方式、DMA制御方式、ポーリング、割り込み駆動型入出力について理解できない。 同期バスや非同期バスの基本動作、バスの調停の方式、パソコンの標準バスについて理解できない。		
評価項目4	CPUの基本的な命令制御であるプログラム内蔵方式と、パイプライン方式について長所、短所を整理して説明できる。 浮動小数点加算パイプラインについて説明できて簡単な計算の例示ができる。		CPUの基本的な命令制御であるプログラム内蔵方式と、パイプライン方式について理解する。 浮動小数点加算パイプラインについて理解する。		CPUの基本的な命令制御であるプログラム内蔵方式と、パイプライン方式について理解できない。 浮動小数点加算パイプラインについて理解できない。		
学科の到達目標項目との関係							
教育方法等							
概要	前期の電子計算機Ⅰを履修していることが前提である。電子計算機Ⅰの授業内容の復習を前もって行うことが肝要である。						
授業の進め方・方法	講義の内容をよく理解するために、毎回、予習や演習問題等の課題を含む復習として、60分以上の自学自習が必要である。理解状況を把握するために適宜小テストやレポートを出題するので、講義内容をよく理解すること。						
注意点	疑問点があれば、その都度質問すること。						
授業計画							
		週	授業内容		週ごとの到達目標		
後期	3rdQ	1週	1. メモリアーキテクチャ		参照の局所性を利用した記憶階層について理解する。 仮想記憶とキャッシュの概念と特徴を理解する。		
		2週	同上				
		3週	同上				
		4週	同上				
		5週	同上				
		6週	同上				
		7週	同上				
		8週	2. 入出力アーキテクチャ 2.1ハードディスク		ハードディスクの転送時間を計算できる。 ディスクアレイについて理解する。		
	4thQ	9週	2.2割り込み		割り込みの必要性、割り込みの要因、割り込み処理の手順について理解する。		
		10週	2.3入出力制御		メモリマップドI/O、I/OマップドI/O、プログラム制御方式、DMA制御方式、ポーリング、割り込み駆動型入出力について理解する。		
		11週	同上		同期バスや非同期バスの基本動作、バスの調停の方式、パソコンの標準バスについて理解する。		
		12週	3. プロセッサアーキテクチャ 3.1 命令制御方式		CPUの基本的な命令制御であるプログラム内蔵方式と、パイプライン方式について理解する。		
		13週	3.2 パイプライン方式		浮動小数点加算パイプラインについて理解する。 浮動小数点加算パイプラインについて理解する。		
		14週	同上				
		15週	試験答案の返却・解説		試験において間違った部分を自分の課題として把握する（非評価項目）		

		16週					
評価割合							
	試験	発表	相互評価	態度	ポートフォリオ	その他	合計
総合評価割合	70	0	0	0	0	30	100
基礎的能力	0	0	0	0	0	0	0
専門的能力	70	0	0	0	0	30	100
分野横断的能力	0	0	0	0	0	0	0