

沖繩工業高等専門学校		開講年度	平成31年度 (2019年度)	授業科目	電子回路II
科目基礎情報					
科目番号	3213		科目区分	専門 / 必修	
授業形態	授業		単位の種別と単位数	履修単位: 2	
開設学科	情報通信システム工学科		対象学年	3	
開設期	通年		週時間数	2	
教科書/教材	専修学校教科書シリーズ 電子回路(2) コロナ社, 演習問題プリント, MicroCap, ISEシミュレータ				
担当教員	亀濱 博紀				
到達目標					
真理値表の作成・解読, 論理式の作成と簡略化, カルノー図による簡略化, ゲート回路の作成, タイミング波形の作成, フリップフロップ回路の構成と原理, 各種順序回路などデジタル電子回路の基礎を理解する。ハードウェア記述言語 (HDL)について学びデジタルシステムの設計法について理解する。 【V-C-3】 【V-C-4】					
ルーブリック					
	理想的な到達レベルの目安	標準的な到達レベルの目安	未到達レベルの目安		
ゲート回路, 順序回路を用いたデジタル電子回路の基礎を理解する。 ・整数、小数を2進数、8進数、16進数で表現できる。 ・基数が異なる数の中で相互に変換できる。 ・基本的な論理演算を行うことができる。 ・基本的な論理演算を組み合わせ任意の論理関数を論理式として表現できる。 ・MIL記号またはJIS記号を使って図示された組み合わせ論理回路を論理式で表現できる。 ・論理式から真理値表を作ることができる。 ・論理式をMIL記号またはJIS記号を使って図示できる。	・整数、小数を2進数、8進数、16進数への変換計算ができる。 ・基数が異なる数の中で相互に変換計算ができる。 ・ブール代数による簡単な論理演算計算ができる。 ・論理演算を組み合わせ任意の論理関数を論理式として計算ができる。 ・MIL記号を使って図示された簡単な組み合わせ論理回路を論理式で表現できる。 ・積和の簡単な論理式から真理値表を作ることができる。 ・論理式をMIL記号を使って回路で表示できる。	・整数、小数を8進数への変換計算ができる。 ・10進数と8進数の間で相互に変換計算ができる。 ・ブール代数の主な公式による簡単な論理演算計算ができる。 ・論理演算と論理式の関係を説明出来る。 ・組み合わせ論理回路が説明出来る。 ・真理値表を説明出来る。 ・論理式とMIL記号の関係を説明できる。	・整数を2進数への変換計算ができる。 ・10進数と2進数の間で相互に変換計算ができる。 ・ブール代数が説明出来る。 ・論理演算式が説明出来る。 ・積和の簡単な論理式が説明出来る。 ・MIL記号が説明出来る。		
ハードウェア記述言語 (HDL)によるデジタルシステム設計について理解する。	ハードウェア記述言語 (HDL)によるデジタルシステム設計の階層設計とシミュレーションができる。	ハードウェア記述言語 (HDL)による全加算回路と全減算回路の構造記述ができる。	ハードウェア記述言語 (HDL)によるAND、半加算回路と半減算回路の構造記述ができる。		
電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の70%程度を解ける学力がついている。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の70%程度を解ける学力がついている。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の50%程度を解ける学力がついている。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の30%程度を解ける学力がついている。		
学科の到達目標項目との関係					
教育方法等					
概要	1. 本授業では電子回路の基礎としてのデジタル回路について講義を行う。 2. デジタル回路はゲート回路、フリップフロップ、カウンタ、レジスタ回路、HDL言語の基礎について講義する。 4. 回路シミュレータ、簡易電子回路デモ機操作、FPGA演習ボード (HDLトレーナ)などを活用して実践的に理解を深める。				
授業の進め方・方法	前期・後期評価: 定期試験 (中間・期末)で100%評価する。 学年末評価は前期評価と後期評価の平均で行い、60%以上を合格とする。				
注意点					
授業計画					
	週	授業内容	週ごとの到達目標		
前期	1stQ	1週	デジタル回路の基礎1【航】		
		2週	デジタル回路の基礎2【航】		
		3週	デジタル回路の基礎3【航】		
		4週	デジタル回路の基礎4【航】		
		5週	デジタル回路の基礎5【航】		
		6週	ゲート回路1【航】		
		7週	ゲート回路2【航】		
		8週	前期中間試験 (行事予定で週変更可)		
	2ndQ	9週	フリップフロップ1【航】		

		10週	フリップフロップ2【航】	
		11週	フリップフロップ3【航】	
		12週	フリップフロップ4【航】	
		13週	カウンタ1	
		14週	カウンタ2	
		15週	カウンタ3	
		16週	期末試験	
後期	3rdQ	1週	HDL言語による回路設計の基礎	
		2週	HDL言語によるゲート回路設計1	
		3週	HDL言語によるゲート回路設計2	
		4週	HDL言語によるゲート回路設計3	
		5週	HDL言語によるゲート回路設計4	
		6週	HDL言語によるゲート回路設計5	
		7週	HDL言語によるゲート回路設計6	
		8週	後期中間試験（行事予定で週変更可）	
	4thQ	9週	HDL言語による順序回路設計1	
		10週	HDL言語による順序回路設計2	
		11週	HDL言語による順序回路設計3	
		12週	HDL言語による順序回路設計4	
		13週	HDL言語による順序回路設計5	
		14週	HDL言語による階層設計の基礎1	
		15週	HDL言語による階層設計の基礎2	
		16週	期末試験	

評価割合

	試験	発表	相互評価	態度	ポートフォリオ	その他	合計
総合評価割合	100	0	0	0	0	0	100
基礎的能力	60	0	0	0	0	0	60
応用力（実践・専門・融合）	30	0	0	0	0	0	30
主体的・継続的学修意欲	10	0	0	0	0	0	10